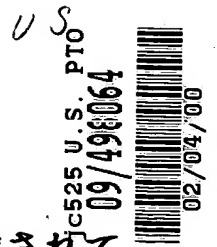


日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1999年 2月 5日

出 願 番 号
Application Number:

平成11年特許願第029367号

出 願 人
Applicant(s):

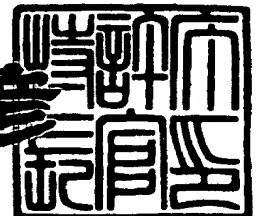
日本電気株式会社

#3
10/30/00
M. Bridges

1999年10月22日

特 許 庁 長 官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特平11-3071999

【書類名】 特許願

【整理番号】 74610342

【提出日】 平成11年 2月 5日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/136

【発明の名称】 液晶表示装置とその製造方法

【請求項の数】 20

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 井原 浩史

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100108578

【弁理士】

【氏名又は名称】 高橋 詔男

【選任した代理人】

【識別番号】 100064908

【弁理士】

【氏名又は名称】 志賀 正武

【選任した代理人】

【識別番号】 100101465

【弁理士】

【氏名又は名称】 青山 正和

【選任した代理人】

【識別番号】 100108453

【弁理士】

【氏名又は名称】 村山 靖彦

【選任した代理人】

【識別番号】 100100077

【弁理士】

【氏名又は名称】 大場 充

【手数料の表示】

【予納台帳番号】 008707

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709418

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置とその製造方法

【特許請求の範囲】

【請求項 1】 絶縁性基板上に形成された複数のアドレス配線と、この上に形成されたゲート絶縁膜と、この上に前記アドレス配線と交差するように形成された複数のデータ配線と、この上に形成された上層絶縁膜と、この上に形成され、前記アドレス配線とデータ配線とで囲まれたそれぞれの画素領域に配設された透明導電膜からなる透明電極と、それぞれの画素領域に配置され前記アドレス配線に接続されたゲートにより前記データ配線と前記透明電極とを選択的に接続する薄膜トランジスタ部とを備えると共に、それぞれの画素領域に、

前記ゲート絶縁膜の上に前記データ配線と同じ導電膜にて形成された第 1 の電極と、前記上層絶縁膜の上に前記透明電極と同じ透明導電膜にて形成された第 2 の電極と、前記上層絶縁膜とにより形成された容量部を備えたことを特徴とする液晶表示装置。

【請求項 2】 前記第 2 の電極は、前記透明電極が延在されて形成されたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記第 1 の電極は、前記透明電極と同じ透明導電膜にて前記アドレス配線に接続されたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】 前記第 1 の電極は、前記データ配線と同じ導電膜にて前記アドレス配線に接続されたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 5】 前記容量部の少なくとも一部は、前記アドレス配線の上に前記ゲート絶縁膜を介して重畳するように設けられたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 6】 前記アドレス配線は、前記画素領域において幅が一定であり、前記容量部の全体が前記アドレス配線に前記ゲート絶縁膜を介して重畳するように設けられたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 7】 前記薄膜トランジスタ部およびデータ配線は、その全部が前記上層絶縁膜または前記透明導電膜にて覆われていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 8】 前記上層絶縁膜は、前記ゲート絶縁膜よりも膜厚が薄いか、または誘電率が大きいことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 9】 前記上層絶縁膜が複数の絶縁膜の複合膜からなることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 10】 前記上層絶縁膜は、窒化ケイ素膜、酸化ケイ素膜、および金属酸化膜の少なくとも 1 種類からなることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 11】 前記アドレス配線と並行に補助容量共通配線が設けられ、前記容量部は前記補助容量共通配線上に一部または全部が重畳するように設けられたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 12】 前記第 1 の電極と前記アドレス配線、または前記第 1 の電極と前記補助容量共通配線とが少なくとも 2 点で接続されたことを特徴とする請求項 1、または請求項 11 記載の液晶表示装置。

【請求項 13】 前記容量部は、前記アドレス配線の一部と前記第 1 の電極とそれらの間に挟まれた前記ゲート絶縁膜とで形成された第 1 の容量成分と、前記第 1 の電極と前記第 2 の電極とそれらの間に挟まれた前記上層絶縁膜とにより形成された第 2 の容量成分との並列接続にて形成されたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 14】 請求項 1 記載の液晶表示装置を製造するに際して、絶縁性基板上に複数のアドレス配線を形成し、この上にゲート絶縁膜を形成し、このゲート絶縁膜の上に前記アドレス配線と交差するように複数のデータ配線を形成すると共に前記アドレス配線とデータ配線とで囲まれたそれぞれの画素領域に、前記アドレス配線に接続されたゲートにより前記データ配線とそれぞれの画素領域に配置された前記透明電極とを選択的に接続する薄膜トランジスタを形成し、かつ前記データ配線と同じ導電膜にて前記第 1 の電極を形成し、少なくともこの第 1 の電極の上に前記の上層絶縁膜を形成し、更にこの上に前記透明電極と同じ透明導電膜にて第 2 の電極を形成し、前記第 1 の電極と前記第 2 の電極と前記上層絶縁膜とにより前記容量部を形成することを特徴とする液晶表示装置の製造方法。

【請求項 1 5】 前記において、前記第 2 の電極は、前記透明電極を前記容量部に延在させて形成することを特徴とする請求項 1 4 記載の液晶表示装置の製造方法。

【請求項 1 6】 前記において、前記透明電極と同じ透明導電膜を用いて前記第 1 の電極を前記アドレス配線に接続することを特徴とする請求項 1 4 記載の液晶表示装置の製造方法。

【請求項 1 7】 前記において、前記データ配線と同じ導電膜を用いて前記第 1 の電極を前記アドレス配線に接続することを特徴とする請求項 1 4 記載の液晶表示装置の製造方法。

【請求項 1 8】 請求項 1 1 記載の液晶表示装置を製造するに際して、
絶縁性基板上に複数のアドレス配線を形成すると共にこのアドレス配線と並行に複数の補助容量共通配線を形成し、この上にゲート絶縁膜を形成し、このゲート絶縁膜の上に前記アドレス配線と交差するように複数のデータ配線を形成すると共に前記アドレス配線とデータ配線とで囲まれたそれぞれの画素領域に、前記アドレス配線に接続されたゲートにより前記データ配線とそれぞれの画素領域に配置された前記透明電極とを選択的に接続する薄膜トランジスタを形成し、かつ前記データ配線と同じ導電膜にて前記第 1 の電極を形成し、少なくともこの第 1 の電極の上に前記の上層絶縁膜を形成し、更にこの上に前記透明電極と同じ透明導電膜にて第 2 の電極を形成し、前記第 1 の電極と前記第 2 の電極と前記上層絶縁膜とにより前記容量部を形成し、この容量部の一部または全部が前記補助容量共通配線上に重畳するように配置することを特徴とする液晶表示装置の製造方法。

【請求項 1 9】 請求項 1 3 記載の液晶表示装置を製造するに際して、
前記第 1 の電極と前記透明電極とを接続し、前記第 2 の電極と前記アドレス配線とを接続し、かつ前記容量部を前記アドレス配線の一部と重畳するように配置することを特徴とする請求項 1 4 記載の液晶表示装置の製造方法。

【請求項 2 0】 請求項 4 記載の液晶表示装置を製造するに際して、
絶縁性基板上に複数のアドレス配線を形成し、この上にゲート絶縁膜を形成し、前記容量部において前記ゲート絶縁膜に前記アドレス配線に達するスルーホール

ルを形成し、このゲート絶縁膜の上に前記アドレス配線と交差するように複数のデータ配線を形成すると共に前記アドレス配線とデータ配線とで囲まれたそれぞれの画素領域に、前記アドレス配線に接続されたゲートにより前記データ配線とそれぞれの画素領域に配置された前記透明電極とを選択的に接続する薄膜トランジスタを形成し、かつ前記データ配線と同じ導電膜にて前記第 1 の電極を形成し、この第 1 の電極を前記ゲート絶縁膜に形成したスルーホールを通して前記アドレス配線に接続し、少なくともこの第 1 の電極の上に前記の上層絶縁膜を形成し、更にこの上に前記透明電極と同じ透明導電膜にて第 2 の電極を形成し、前記第 1 の電極と前記第 2 の電極と前記上層絶縁膜とにより前記容量部を形成することを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、薄膜トランジスタ（T F T）方式の液晶表示装置に係わり、特に改善された容量部を有する液晶表示装置とその製造方法に関する。

【0 0 0 2】

【従来技術】

T F T（薄膜トランジスタ）をスイッチング素子として用いるアクティブマトリクス型液晶表示装置は、T F Tおよび画素電極がマトリクス状に配置されたT F Tアレイ基板と、遮光膜（いわゆるブラックマトリクス）、着色層および共通電極が形成されたカラーフィルタ基板とを液晶を介して対向配置して構成されている。

図 3 4 はこの種の液晶表示装置の概略構成を示す等価回路図である。図 3 4 において、符号 1 1 は、ゲート端子 3 0 1 に接続されるアドレス配線ドライバ（図示せず）によって駆動される走査線を構成するアドレス配線、符号 1 2 は、ドレイン端子 3 0 2 に接続されるデータ配線ドライバ（図示せず）によって駆動される信号線を構成するデータ配線、符号 1 0 3 はゲートがアドレス配線 1 1 に接続され、ドレインがデータ配線 1 2 に接続された薄膜トランジスタ部、符号 6 は薄膜トランジスタ部 1 0 3 に接続された、I T O（インジウム・スズオキシド）

などの透明導電膜によって形成された透明電極であって、破線枠で囲まれた領域がTFTアレイ基板100およびカラーフィルタ基板200を示しており、これら両基板は液晶を介して対向配置されている。

【0003】

薄膜トランジスタ部103のソースには容量部105と液晶容量部310とが並列に接続されている。このうち、容量部105は、透明電極6とその下に絶縁膜を介して配置される蓄積容量電極とによって形成される容量素子であり、液晶容量部310は透明電極6と液晶を介して配置されるカラーフィルタ基板200上の対向電極（図示せず）とによって形成される容量素子である。このため、TFTアレイ基板100に設けた共通電位入力端子303より入力した共通電位をトランスファパッド（図示せず）から対向電極（図示せず）へトランスファ304を介して与えている。

【0004】

図34によって示される液晶表示装置において、アドレス配線ドライバによって、選択パルスがアドレス配線11に順次印加される。或るアドレス配線11に選択パルスが印加されると、そのラインに接続された薄膜トランジスタ部103はその期間だけ一斉に導通状態になる。そして、その薄膜トランジスタ部103のソースに接続された透明電極6は、そのとき、データ配線12に印加されている信号電圧に充電される。次いで、アドレス配線11に非選択パルスが印加されると、導通状態にあった薄膜トランジスタ部103はオフとされるが、透明電極6は、その充電電圧を保持し続ける。この保持電圧は、該当する薄膜トランジスタ部103が再び導通したときに、次の信号電圧によって書き換えられる。

【0005】

このTFTアレイ基板100を用いた液晶表示装置に良好な品質の表示を行わせるには、画素電極がその充電電圧を次の書き換え時まで十分に保持できるようにする必要がある。保持電圧が低下すると、表示ムラが現れ、画面が見苦しいものになるからである。しかし、透明電極6の充電電圧は薄膜トランジスタ部103を通じてリークするので保持電圧が次第に低下する。このため、透明電極6の持つ容量、すなわち液晶容量部310もしくは容量部105の静電容量を大き

くすることが必要になる。

【0006】

従来一般に用いられているTFTアレイ基板は、図30(a)(b)に示すように、絶縁性基板101上に複数のアドレス配線11が形成され、この上にゲート絶縁膜5が形成され、更にこの上に前記アドレス配線11と交差するように複数のデータ配線12が形成され、前記アドレス配線11とデータ配線12とで囲まれたそれぞれの画素領域102に、透明導電膜からなる透明電極6が配設され、またそれぞれの画素領域102には、前記アドレス配線11に接続されたゲート11aにより前記データ配線12と前記透明電極6とを選択的に接続する薄膜トランジスタ部103が設けられている。

【0007】

前記の透明電極6は、その充電電圧を次のデータ信号によって書換が行われるまで持続するために、透明電極6とアドレス配線11との間に静電容量を蓄積する容量部106を形成している。この容量部106は図23(b)に示すように、アドレス配線11の上に形成された前記のゲート絶縁膜5とその上に形成された上層絶縁膜8とを介して、アドレス配線11の一部と透明電極6の一部とが対向することによって形成されている。

【0008】

この方法では、容量部106におけるアドレス配線11と透明電極6との間の誘電体層が厚いので面積当たりの静電容量が小さく、このためアドレス配線11の一部を画像部にまで延出し、透明電極6との対向面積を増大させることによって、容量の増大を図っている。しかしアドレス配線11の一部を画像部にまで延出させると、特に光透過型の液晶表示装置では、画像部を透過する光量が減少し画面が暗くなる。このため容量部106の面積を拡大することなく、その静電容量を増大する方法が求められた。

【0009】

そこで特開平5-2189号公報は、例えば図31に示す画素構成を提案している。この構成によれば、絶縁性基板101上にアドレス配線と接続したゲート11aと、このアドレス配線とは分離した位置に補助容量共通配線24とを形成

し、この上に SiO_2 膜 32 を形成し、薄膜トランジスタ部 103 においてこの上に窒化シリコン 33 および a-Si (アモルファスシリコン) 膜 34 を形成し、その後に第 1 の SiO_2 膜 32 上に ITO からなる透明電極 6 を形成し、次いで窒化シリコン膜 35 を形成する。このとき窒化シリコン膜 35 を透明電極 6 の上に残す。次に Cr/Al などの第 2 の金属材料でスルーホールを通して透明電極 6 と接続されるソース電極 36a とドレイン電極 36b と、同じ第 2 の金属材料でスルーホールを通して補助容量共通配線 24 と接続される上部補助電極 36c とを形成する。

【0010】

【発明が解決しようとする課題】

前記の構成によれば、透明電極 6 と補助容量共通配線 24 との間、および透明電極 6 と上部補助電極 36c との間に並列に静電容量が形成されるため容量部 106 の面積効率を高めることができる。しかし、この技術には以下に述べるさまざまな問題点があった。すなわち、従来の液晶表示装置の製造プロセスに比べ層構成が複雑であるためにプロセス数が著しく増加し生産性が悪い。Cr/Al などの金属材料からなるソース電極 36a、ドレイン電極 36b、および上部補助電極 36c が TFT アレイ基板の表層に露出しているため、後工程でポリイミド塗布、配向処理を行う過程や後工程に進めるまで保管している間に、金属表面に水分が吸着し静電気による電池効果によって上部補助電極 36c や薄膜トランジスタ部 103 の電極が溶解して消失するなどの不具合が生じ、信頼性に問題があった。また上部補助電極 36c などを形成する金属膜はデータ配線にもなるので、配線抵抗を下げるためには厚くせざるを得ず、上部補助電極 36c が露出していると、金属膜は透明電極 (ITO) などに比べて膜厚が一般に 10 倍程度厚いので表面に大きな段差が現れ、TFT アレイ基板の上部に形成するポリイミド膜の平坦性が損なわれる。そのため、この段差の部分で液晶の配向が乱れるので画質を劣化させてしまう。更に、金属膜はポリイミドに対する濡れ性が悪いので、データ配線や上部補助電極 36c とポリイミド膜との間にボイドが発生したり剥離したりする問題もあった。

【0011】

金属膜が露出しないTFTアレ基板を形成する方法としては、特開平10-48664号公報の提案がある。この提案は、図32および図33に示すように、絶縁性基板101上にアドレス配線11と補助容量共通電極41とを形成し、この上にゲート絶縁膜5を形成し、この上に、薄膜トランジスタ部103においてソース電極4とドレイン電極3を形成すると共に同じ金属膜を用いて容量部105に貯蔵電極42を形成し、この上に薄膜トランジスタ部103と画像部104と容量部105とを覆う上層絶縁膜8を形成し、次いで画像部104と容量部105とに透明電極6を形成し、この透明電極6を、スルーホール8aを通してソース電極4に接続すると共に、スルーホール8bを通して前記貯蔵電極42に接続している。

【0012】

この方法によれば、TFTアレ基板300の表面がITOからなる透明電極6と上層絶縁膜8とによって覆われ、ITOや上層絶縁膜は液晶系のプロセスに対して安定であるので、金属膜が露出したことによる障害は排除される。しかし、前記の構成によって形成される容量部105は、補助容量共通電極41とゲート絶縁膜5と貯蔵電極42とによって形成されており、所望の薄膜トランジスタ部の電気的特性を得る必要があるため、誘電体層の膜厚や誘電率が限定され、静電容量を増大しようとするとも面積を増大させることになり、結果として画像部104の有効開口率を減少させ、表示画面が暗くなってしまう。明るくするためにバックライトの強度を上げると消費電力が増してしまう。特に画素数の多い画面を得ようとするれば1画素の面積が小さくなるため、更に開口率の減少が顕著となり問題となる。

本発明は上記の課題を解決するためになされたものであって、従ってその目的は、画素領域の開口率を減少させることなく、しかもTFTアレ基板の表面に金属膜を露出させずに高い静電容量が得られ、更に生産時の歩留りを向上させると共に画像の安定性も向上させた液晶表示装置およびその製造方法を提供することにある。

【0013】

【課題を解決するための手段】

上記の課題を解決するために本発明は請求項 1 おいて、絶縁性基板上に形成された複数のアドレス配線と、この上に形成されたゲート絶縁膜と、この上に前記アドレス配線と交差するように形成された複数のデータ配線と、この上に形成された上層絶縁膜と、この上に形成され、前記アドレス配線とデータ配線とで囲まれたそれぞれの画素領域に配設された透明導電膜からなる透明電極と、それぞれの画素領域に配置され前記アドレス配線に接続されたゲートにより前記データ配線と前記透明電極とを選択的に接続する薄膜トランジスタ部とを備えると共に、それぞれの画素領域に、前記ゲート絶縁膜の上に前記データ配線と同じ導電膜にて形成された第 1 の電極と、前記上層絶縁膜の上に前記透明電極と同じ透明導電膜にて形成された第 2 の電極と、前記上層絶縁膜とにより形成された容量部を備えた液晶表示装置を提供する。

【0014】

前記請求項 1 の液晶表示装置においては、容量部が第 1 の電極と第 2 の電極との間に上層絶縁膜が介在して形成されているので、この上層絶縁膜の膜厚や材質をゲート絶縁膜とは独立に選択することができ、上層絶縁膜の膜厚や誘電率を調整することにより、面積を拡大することなく所望の静電容量を有する容量部を形成することができる。

また、前記請求項 1 の液晶表示装置は、少なくとも容量部の表面に金属膜からなる第 1 の電極が露出しない構成とされているので、表面に金属電極が露出する構成の従来の液晶表示装置に比べると、ポリイミド塗布、配向処理を含む後工程での前記した種々の不都合が回避できる。前記請求項 1 の液晶表示装置において、容量部の表面には、透明電極とこの透明電極と同じ透明導電膜からなる第 2 の電極が露出するが、この透明導電膜例えば ITO はポリイミド塗布、配向処理を含む後工程での障害にならない。

【0015】

前記において、前記第 2 の電極は、前記透明電極が延在されて形成されたものであってよい。

この場合に、透明電極は薄膜トランジスタ部においてソース電極に接続されているので、第 1 の電極を補助容量共通配線に接続すれば、容量部に延在した透明

電極と第1の電極との間に静電容量を蓄積することができる。

【0016】

前記において、前記第1の電極は、前記透明電極と同じ透明導電膜にて前記アドレス配線に接続されていてもよく、または前記データ配線と同じ導電膜にて前記アドレス配線に接続されていてもよい。

第1の電極がアドレス配線に接続されていれば、アドレス配線が補助容量共通配線を兼ねることになり、第1の電極が共通基準電位を受け持ち、第2の電極が液晶駆動電位を受け持つことになる。

第1の電極とアドレス配線との接続が透明電極と同じ透明導電膜による場合は、この接続が透明電極の形成と同時に行えるのでプロセス数が増えない利点がある。第1の電極とアドレス配線との接続がデータ配線と同じ導電膜による場合は、この接続部が透明電極と異なる層に形成されるので接続部と透明電極とが短絡する惧れがない。また第1の電極とアドレス配線との接続距離が短くなるので接続部における断線の可能性が少なく、信頼性が向上する。

【0017】

前記容量部の少なくとも一部は、前記アドレス配線の上に前記ゲート絶縁膜を介して重畳するように設けられていることが好ましい。また、前記アドレス配線は、前記画素領域において幅が一定であり、前記容量部の全部が前記アドレス配線に前記ゲート絶縁膜を介して重畳するように設けられていることが好ましい。

アドレス配線は一般の液晶表示装置において大部分がブラックマトリクス内に収容されているので、容量部の少なくとも一部がこのアドレス配線と重畳するように設けられているということは、容量部の少なくとも一部がブラックマトリクス内に収容されるということであり、その分、画素領域における開口率または光透過率が向上することになる。特にアドレス配線が、液晶表示装置の画素領域において幅が一定でかつこの幅内に容量部の全体が重畳していれば、容量部の全体をブラックマトリクス内に収容することが可能となり、容量部が画素領域に延在しないので開口率は最大になると共に、透過型液晶表示装置にあっては容量部によって光透過率が低下することもない。

【0018】

前記の薄膜トランジスタ部および前記データ配線は、全部が前記上層絶縁膜または前記透明導電膜にて覆われていることが好ましい。

この場合には、T F T アレイ基板の画像形成部の表面全体が上層絶縁膜または透明導電膜にて覆われていることになるので、ポリイミド塗布、配向処理を含む後工程や保管過程での前記した種々の不都合が回避できるようになる。

【 0 0 1 9 】

前記上層絶縁膜は、前記ゲート絶縁膜よりも膜厚が薄いか、または誘電率が大きいことが好ましい。

これによって、容量部の誘電体層としてゲート絶縁膜を用いる従来の液晶表示装置に比較して面積当たり静電容量の大きい容量部を得ることができる。また同じ容量値ならば開口率を向上させることができる。

【 0 0 2 0 】

前記上層絶縁膜は、複数の絶縁膜の複合膜からなることが好ましい。

絶縁膜は材質により誘電率が異なると共に組織の粗密度も異なり、誘電率が高くても組織が粗い場合には信頼性に問題が生じることがある。またそれらの形成方法にも難易がある。よって、良好な特性が強調されるように複数の絶縁膜を複合すれば、誘電率が高くしかも信頼性も高い容量部が得られるようになる。

【 0 0 2 1 】

前記上層絶縁膜は、窒化ケイ素膜、酸化ケイ素膜、および金属酸化膜の少なくとも 1 種類からなることが好ましい。

窒化ケイ素膜は従来から薄膜トランジスタのパッシベーション膜などとして一般的に用いられていて誘電率も高い。酸化ケイ素膜は窒化ケイ素膜より緻密に形成できるので窒化ケイ素膜と複合して用いるのに適している。金属酸化膜は前記第 1 の電極の金属層に酸化処理を施すことによって容易に形成できる利点がある。

【 0 0 2 2 】

本発明の請求項 1 1 記載の液晶表示装置においては、前記アドレス配線と並行に補助容量共通配線が設けられ、前記容量部は、前記補助容量共通配線上に一部または全部が重畳するように設けられている。

アドレス配線と並行に補助容量共通配線が設けられていれば、この補助容量共通配線によって容量部に共通電位を与えることができるので、容量部に安定した静電容量を蓄積することができる。また容量部が補助容量共通配線上に重畳して設けられていれば、光透過型液晶表示装置において画素領域を横切る容量部に起因する光透過量の減少を最小化することができる。

【 0 0 2 3 】

本発明の請求項 1 または請求項 1 1 記載の液晶表示装置において、前記第 1 の電極と前記アドレス配線、または前記第 1 の電極と前記補助容量共通配線とは少なくとも 2 点で接続されていることが好ましい。

この場合には、一方の接点に接続不良が生じたり、またプロセス途中で前記 2 点間のアドレス配線または補助容量共通配線に亀裂などの障害が発生しても導通が確保されるので、生産工程における歩留りと信頼性が向上する。また、アドレス配線または補助容量共通配線に対して第 1 の電極が並列接続されるため、配線抵抗を低減できる効果もある。

【 0 0 2 4 】

本発明の請求項 1 3 記載の液晶表示装置は、容量部が、前記アドレス配線の一部と前記第 1 の電極とそれらの間に挟まれた前記ゲート絶縁膜とで形成された第 1 の容量成分と、前記第 1 の電極と前記第 2 の電極とそれらの間に挟まれた前記上層絶縁膜とにより形成された第 2 の容量成分との並列接続にて形成されている。

【 0 0 2 5 】

この構成によれば、透明導電膜からなる第 2 の電極が表面に露出した状態で第 1 の電極の両面に静電容量を蓄積することができるので、従来提案されている液晶表示装置のように表面に金属膜を露出させることなく容量部における面積当たりの静電容量を大幅に増大させることができる。特にアドレス配線や補助容量共通配線の幅を増加させずに開口率を最大とした場合にも大きな静電容量が得られるので、画質の劣化がない。

【 0 0 2 6 】

本発明の請求項 1 4 は、請求項 1 記載の液晶表示装置を製造するに際して、絶

縁性基板上に複数のアドレス配線を形成し、この上にゲート絶縁膜を形成し、このゲート絶縁膜の上に前記アドレス配線と交差するように複数のデータ配線を形成すると共に前記アドレス配線とデータ配線とで囲まれたそれぞれの画素領域に、前記アドレス配線に接続されたゲートにより前記データ配線とそれぞれの画素領域に配置された前記透明電極とを選択的に接続する薄膜トランジスタ部を形成し、かつ前記データ配線と同じ導電膜にて前記第 1 の電極を形成し、少なくとも前記薄膜トランジスタ部と前記第 1 の電極との上に前記の上層絶縁膜を形成し、更にこの上に前記透明電極とこの透明電極と同じ透明導電膜にて第 2 の電極とを形成し、前記第 1 の電極と前記第 2 の電極と前記上層絶縁膜とにより前記容量部を形成する液晶表示装置の製造方法を提供する。

【 0 0 2 7 】

この製造方法によれば、静電容量が大きく T F T アレイ表面に金属膜が露出しない請求項 1 記載の液晶表示装置を、余分なプロセスや加工設備を要せずに、従来の液晶表示装置の製造工程内で容易に製造することができる。

【 0 0 2 8 】

前記において、前記第 2 の電極は、前記透明電極を前記容量部に延在させて形成することができる。

この製造方法によれば、本発明の請求項 2 記載の液晶表示装置を製造することができる。

【 0 0 2 9 】

前記において、前記第 1 の電極は、前記透明電極と同じ透明導電膜を用いて前記アドレス配線に接続してもよい。この製造方法によれば、本発明の請求項 3 記載の液晶表示装置を製造することができる。

また前記において、前記第 1 の電極は、前記データ配線と同じ導電膜にて前記アドレス配線に接続することもできる。この製造方法によれば、本発明の請求項 4 記載の液晶表示装置を製造することができる。

【 0 0 3 0 】

本発明の請求項 1 8 は、請求項 1 1 記載の液晶表示装置を製造するに際して、絶縁性基板上に複数のアドレス配線を形成すると共にこのアドレス配線と並行に

複数の補助容量共通配線を形成し、この上にゲート絶縁膜を形成し、このゲート絶縁膜の上に前記アドレス配線と交差するように複数のデータ配線を形成すると共に前記アドレス配線とデータ配線とで囲まれたそれぞれの画素領域に、前記アドレス配線に接続されたゲートにより前記データ配線とそれぞれの画素領域に配置された前記透明電極とを選択的に接続する薄膜トランジスタを形成し、かつ前記データ配線と同じ導電膜にて前記第 1 の電極を形成し、少なくともこの第 1 の電極の上に前記の上層絶縁膜を形成し、更にこの上に前記透明電極と同じ透明導電膜にて第 2 の電極を形成し、前記第 1 の電極と前記第 2 の電極と前記上層絶縁膜とにより前記容量部を形成し、この容量部の一部または全部が前記補助容量共通配線上に重畳するように配置する液晶表示装置の製造方法を提供する。

【 0 0 3 1 】

本発明の請求項 1 9 は、請求項 1 3 記載の液晶表示装置を製造するに際して、前記請求項請求項 1 4 記載の液晶表示装置の製造方法における第 1 の電極と前記透明電極とを接続し、前記第 2 の電極と前記アドレス配線とを接続し、かつ前記容量部を前記アドレス配線の一部と重畳するように配置する液晶表示装置の製造方法を提供する。

【 0 0 3 2 】

本発明の請求項 2 0 は、請求項 4 記載の液晶表示装置を製造するに際して、絶縁性基板上に複数のアドレス配線を形成し、この上にゲート絶縁膜を形成し、前記容量部において前記ゲート絶縁膜に前記アドレス配線に達するスルーホールを形成し、このゲート絶縁膜の上に前記アドレス配線と交差するように複数のデータ配線を形成すると共に前記アドレス配線とデータ配線とで囲まれたそれぞれの画素領域に、前記アドレス配線に接続されたゲートにより前記データ配線とそれぞれの画素領域に配置された前記透明電極とを選択的に接続する薄膜トランジスタを形成し、かつ前記データ配線と同じ導電膜にて前記第 1 の電極を形成し、この第 1 の電極を前記ゲート絶縁膜に形成したスルーホールを通して前記アドレス配線に接続し、少なくともこの第 1 の電極の上に前記の上層絶縁膜を形成し、更にこの上に前記透明電極と同じ透明導電膜にて第 2 の電極を形成し、前記第 1 の電極と前記第 2 の電極と前記上層絶縁膜とにより前記容量部を形成する液晶表示

装置の製造方法を提供する。

【0033】

【発明の実施の形態】

以下、本発明の実施の形態を実施例により図面を用いて説明する。以下の説明において、図23を用いて説明した従来の構成要素と共通しているものは同一番号を付してその説明を省略または簡略化する。

(実施例1)

図1は、実施例1の液晶表示装置におけるTFTアレイ基板100の1画素領域102を示す平面図であり、図2は図1における線A-Bで切ったそれぞれ薄膜トランジスタ部103、画像部104、および容量部105の層構成を示す断面図である。

【0034】

図1、図2において、実施例1の液晶表示装置は、透明ガラスからなる絶縁性基板101の上に複数のアドレス配線11、11…が並列され、この上に酸化ケイ素からなるゲート絶縁膜5が形成され、さらにこの上に前記アドレス配線11、11…と交差するように複数のデータ配線12、12…が並列されて、透明電極6を含む画素領域102が形成されている。このそれぞれの画素領域102には前記の薄膜トランジスタ部103と画像部104と容量部105とが設けられている。前記アドレス配線11やデータ配線12は、この実施例ではCr金属の導電膜により形成されているが、Ti、Al、W、Mo、Taなどでもよく、それらの積層膜や合金膜などであってもよい。

【0035】

前記それぞれの画素領域102において、前記ゲート絶縁膜5の上には、前記アドレス配線11から延びるゲート11aにより前記データ配線12と前記透明電極6とを選択的に接続する薄膜トランジスタ部103が設けられている。

また、前記それぞれの画素領域102において、前記ゲート絶縁膜5の上には、前記データ配線11と同じCr導電膜によって第1の電極10が形成されている。

【0036】

更に前記ゲート絶縁膜 5 の上には、前記データ配線 12 と薄膜トランジスタ部 103 と画像部 104 と第 1 の電極 10 とを覆って上層絶縁膜 8 が形成され、この上に、前記画像部 104 と、前記上層絶縁膜 8 を介して前記第 1 の電極 10 の上とに連続して広がる透明電極 6 が形成されている。この実施例において、前記上層絶縁膜 8 はゲート絶縁膜 5 より膜厚が薄い窒化ケイ素膜からなり、また前記透明電極 6 は ITO からなっている。そしてこの実施例においては、前記第 1 の電極 10 の上に延在した透明電極 6 が第 2 の電極 25 を形成し、前記第 1 の電極 10 と上層絶縁膜 8 と第 2 の電極 25 との重畳した部分が前記の容量部 105 を形成している。

【0037】

前記第 1 の電極 10 は、前記ゲート絶縁膜 5 に形成されたスルーホール 5a を通る導電性の接続層 13 によってアドレス配線 11 に接続され、ここから電位が供給される。この接続層 13 は透明電極 6 と同様の透明導電膜 (ITO) から形成されている。また前記透明電極 6 は、上層絶縁膜 8 に形成されたスルーホール 8a を通して、薄膜トランジスタ部 103 に形成されたソース電極 4 に接続されている。

【0038】

実施例 1 の液晶表示装置は、アドレス配線 11 とデータ配線 12 との間に電位が印加されると、薄膜トランジスタ部 103 において前記アドレス配線 11 に接続されたゲート 11a により、前記データ配線 12 に接続されたドレイン電極 3 と前記透明電極 6 に接続されたソース電極 4 とが選択的に接続する。このとき、前記容量部 105 においては、アドレス配線 11 に接続された第 1 の電極 10 と透明電極 6 から延びた第 2 の電極 25 との間に静電容量が蓄積される。

【0039】

この容量部 105 においては、電極間の誘電体層 (上層絶縁膜 8) が、前記ゲート絶縁膜 5 より膜厚が薄くかつ誘電率が高い窒化ケイ素膜からなっているので、ゲート絶縁膜 5 を誘電体層として用いた従来の液晶表示装置と比べると、面積当たりの静電容量が大きくなる。またこの TFT アレイ基板 100 は、その表面全体が上層絶縁膜 8 と、透明電極 6 を形成する透明導電膜 (ITO) とによって

形成され、Cr 金属からなる導電膜が露出していないので、ポリイミド塗布や配向処理を含む後工程で金属膜が露出していることにより生じる不具合が排除され、歩留りよく、信頼性の高い液晶表示装置を製造することができる。

【0040】

前記実施例 1 の液晶表示装置は、順次図 3～図 7 に示すステップにより製造することができる。

先ず図 3 に示すように、ガラス製の絶縁性基板 101 の上に Cr 1400 Å で複数のアドレス配線 11 を並列して形成する。各アドレス配線 11 は、それぞれ画素領域の薄膜トランジスタ部 103 にゲート 11a が延在するようにパターニングされている。

【0041】

次に図 4 に示すように、前記アドレス配線 11 が形成された絶縁性基板 101 の上に全面に酸化ケイ素 1500 Å と窒化ケイ素 3250 Å のゲート絶縁膜 5 を形成する。その後、薄膜トランジスタ部 103 において、ゲート絶縁膜 5 の上に、チャンネル層となるアモルファスシリコン層を形成する。この上にコンタクト層となる n 型アモルファスシリコン層を形成する。その後にパターニングして、ノンドープアモルファスシリコン 3300 Å のチャンネル層 2、および n 型アモルファスシリコン 500 Å のコンタクト層 7 を形成する。

【0042】

次に図 5 に示すように、ゲート絶縁膜 5 の上に前記アドレス配線 11、11…と交差するように複数のデータ配線 12、12…を Cr 1400 Å で形成すると共に、前記それぞれの画素領域 102 において、前記チャンネル層 2 の上のコンタクト層 7 に、前記データ配線 12 から延びるドレイン電極 3 と、このドレイン電極 3 に対向するソース電極 4 とを形成する。またこれと同時に、容量部 105 においては、前記データ配線 12 と同じ Cr 金属膜を用いて第 1 の電極 10 を形成する。なお、この実施例では Cr を用いたが、Ti、Al、W、Mo、Ta などでもよく、それらの積層膜や合金膜などであってもよい。

【0043】

次に図 6 に示すように、前記薄膜トランジスタ部 103 と画像部 104 と容量

部 105 とを覆うように、窒化ケイ素 1500 Å からなる前記上層絶縁膜 8 を形成し、次に薄膜トランジスタ部 103 においてはこの上層絶縁膜 8 に、前記ソース電極 4 から延びるリード部 4a に達するスルーホール 8a と、容量部 105 においては上層絶縁膜 8 とゲート絶縁膜 5 とを貫通して前記アドレス配線 11 に達するスルーホール 5a とを形成する。

【0044】

次に図 7 に示すように、上層絶縁膜 8 の上に画像部 104 を覆って ITO の 400 Å からなる透明電極 6 を形成する。この透明電極 6 は、薄膜トランジスタ部 103 側に延びて前記スルーホール 8a を通してソース電極 4 に接続され、また容量部 105 側に延びて前記第 1 の電極 10 と対向する第 2 の電極 25 を形成する。

一方、前記透明電極 6 とは隔離して、しかし同じ ITO を用いて、スルーホール 5a を通して前記第 1 の電極 10 とアドレス配線 11 とを接続する接続層 13 を形成し、実施例 1 の TFT アレイ基板 100 を完成する。

【0045】

(実施例 2)

図 8 に示す実施例 2 の液晶表示装置は、上層絶縁膜 8 の構成が異なる以外は実施例 1 と同様である。すなわち、図 8 に示すように、実施例 2 の上層絶縁膜は、窒化ケイ素膜 81 と酸化ケイ素膜 82 との複合膜からなっている。

窒化ケイ素膜は一般に酸化ケイ素膜に比べ誘電率は高いが組織が粗雑であるためにプロセスの影響を受けて絶縁性や耐湿性などパッシベーション膜としての機能が低下する可能性がある。よって、実施例 1 では窒化ケイ素膜を厚くせざるを得ず、静電容量が頭打ちになっていた。しかしこの実施例 2 の構成によれば、誘電率が高い窒化ケイ素膜 81 と組織が緻密でプロセスの影響を受け難い酸化ケイ素膜 82 とが複合されているので、上層絶縁膜としての信頼性が向上する。

【0046】

(実施例 3)

図 9 に示す実施例 3 の液晶表示装置は、上層絶縁膜の構成が異なる以外は実施例 1 と同様である。すなわち、図 9 に示すように、実施例 3 においては、データ

配線 12、ドレイン電極 3、ソース電極 4、および第 1 の電極 10 を形成する Cr 金属膜の表面に金属酸化膜 83 が形成され、この上に窒化ケイ素膜 81 が形成されている。すなわち、この上層絶縁膜は窒化ケイ素膜 81 と金属酸化膜 83 との複合膜からなっている。この場合、スルーホール 8a はソース電極 4 の金属面に達するように形成される。

金属酸化膜 83 は組織が緻密であるから、この実施例 3 の構成によれば、誘電率が高い窒化ケイ素膜 81 と組織が緻密でプロセスの影響を受け難い金属酸化膜 83 とが複合されているので、上層絶縁膜としての信頼性が向上する。

金属酸化膜 83 は、電極を構成する金属膜の表面を陽極酸化して形成できる。この場合は、酸化タンタル膜、酸化アルミニウム膜、酸化タングステン膜などが良好である。また、金属酸化膜 83 は、スパッタ CVD などによって形成してもよい。特に酸化タンタルのような高誘電率（窒化ケイ素の誘電率が 6 程度であるに対して Ta_2O_5 では誘電率が 22~45 程度である）の膜を用いれば、単位面積当たりの容量値を大幅に向上させることができて更に好ましい。

【0047】

（実施例 4）

図 10 および図 11 に示す実施例 4 の液晶表示装置は、実施例 1 の容量部 105 において、第 1 の電極 10 と前記アドレス配線 11 とが離間した 2 点で接続されている。すなわち、第 1 の電極 10 の長手方向両端部が位置するゲート絶縁膜 5 に、それぞれアドレス配線 11 に達するスルーホール 5a, 5a が形成され、これらのスルーホールを通して第 1 の電極 10 とアドレス配線 11 とを接続する接続層 13A および接続層 13B が形成されている。

【0048】

実施例 4 の液晶表示装置は、例えば一方の接続層 13A が係わる接点に接続不良が生じた場合でも接続層 13B のほうが良好に接続されていれば容量部 105 の機能が損なわれることはなく、またプロセス途中で例えば前記接続層 13A と接続層 13B との間のアドレス配線 11 に断線や亀裂など何らかの障害が発生しても、接続層 13A と第 1 の電極 10 と接続層 13B との間に導通が確保されるので、生産工程における歩留りと信頼性が向上する。更にアドレス配線 11 に

対して第1の電極10が並列接続されるため、アドレス配線11の配線抵抗を低減でき、よってアドレス信号の遅延が小さくなり画素の選択速度が上がる。

【0049】

(実施例5)

図12に示す実施例5の液晶表示装置は、画素領域102においてアドレス配線11の幅が一定であり、かつこのアドレス配線11は図示しないブラックマトリクス裏側に隠れるように配設されている。また前記容量部105はその全体が前記アドレス配線11に前記ゲート絶縁膜5を介して重畳するように設けられている。すなわち、アドレス配線11の幅内に、ゲート絶縁膜5を介してCr金属の薄膜からなる第1の電極10が形成され、この第1の電極10の上には、上層絶縁膜を介して画像部104から延びた透明電極6が第2の電極25を形成している。そして前記第1の電極10は、ゲート絶縁膜5に形成されたスルーホール5aを通る接続層13によって、前記アドレス配線11に接続されている。

【0050】

この実施例における容量部105は、ブラックマトリクス裏側に隠れてしまうアドレス配線11に重畳して形成されているので、実質的に画素領域102の開口率を最大とすることができる。この容量部105の誘電体膜として実施例2、実施例3に示したような複合膜を使用すれば、開口率を最大としたまま静電容量を大きくできるので、更に画質が向上する。

【0051】

(実施例6)

図13に示す実施例6の液晶表示装置は、画素領域102においてアドレス配線11の幅が一定であり、かつこのアドレス配線11は図示しないブラックマトリクス裏側に隠れるように配設されている。この実施例の容量部105はその全体が前記アドレス配線11に前記ゲート絶縁膜5を介して重畳するように設けられている。そして、第1の電極10の長手方向両端部が位置するゲート絶縁膜5に、それぞれアドレス配線11に達するスルーホール5a、5aが形成され、これらのスルーホールを通して第1の電極10とアドレス配線11とを接続する接続層13Aおよび接続層13Bが形成されている。

【0052】

この実施例 6 によれば、容量部 105 がブラックマトリクス of 裏側のアドレス配線 11 に重畳して形成されているので、静電容量は実施例 5 より若干減るものの、実質的に画素領域の開口率を最大としたまま、しかも第 1 の電極 10 が隔離した接続層 13 A と接続層 13 B の 2 点でアドレス配線 11 に接続されているので、生産工程における歩留りと信頼性が向上している。

【0053】

(実施例 7)

図 14 および図 15 に示す実施例 7 の液晶表示装置は、隣合うアドレス配線 11, 11 の間に、これらのアドレス配線 11, 11 と並行に補助容量共通配線 24 が設けられ、容量部 105 は全体が、ゲート絶縁膜 5 を介して前記補助容量共通配線 24 の上に重畳するように設けられている。そして第 1 の電極 10 がゲート絶縁膜 5 に形成されたスルーホール 5a を通る接続層 13 によって前記補助容量共通配線 24 に接続されている。第 1 の電極 10 の上には上層絶縁膜 8 が形成され、この上に形成された透明電極 6 の一部が第 2 の電極 25 を形成している。

【0054】

この実施例の場合には、アドレス配線 11 とは別に、透明電極 6 の静電容量の基準電位となる補助容量共通配線 24 が設けられているので、薄膜トランジスタのゲート電位とは独立にキャパシタの基準電位を設定することができ、液晶表示装置の高速化など設計上の自由度が増す。

補助容量共通配線 24 を有するこの実施例の場合にも、第 1 の電極 10 と補助容量共通配線 24 とを離間する 2 点で接続できることは言うまでもない。

【0055】

前記実施例 7 の液晶表示装置は、下記により製造することができる。

まず絶縁性基板 101 の上に、各薄膜トランジスタ部のゲート 11a を延在させた複数のアドレス配線 11, 11... と、隣合う前記アドレス配線 11, 11 の間に前記補助容量共通配線 24 とを並列して形成し、次に前記アドレス配線 11 と補助容量共通配線 24 とが形成された絶縁性基板 101 の上にゲート絶縁膜 5 を形成し、次いでこのゲート絶縁膜 5 の上に前記ゲート 11a と対向するチャネ

ル層 2 およびコンタクト層 7 を形成し、次にゲート絶縁膜 5 の上に金属膜からなるデータ配線 12 を形成すると共に前記チャネル層 2 およびコンタクト層 7 の上にドレイン電極 3 とソース電極 4 とを形成し、かつ同じ金属膜を用いて前記容量部 105 に第 1 の電極 10 を形成し、次に前記薄膜トランジスタ部 103 と画像部 104 と容量部 105 とを覆うように上層絶縁膜 8 を形成し、かつこの上層絶縁膜 8 に、薄膜トランジスタ部 103 においては前記ソース電極 4 のリード部に達するスルーホール 8a と、容量部 105 においては上層絶縁膜 8 とゲート絶縁膜 5 とを貫通して前記補助容量共通配線 24 に達するスルーホール 5a とを形成し、次に前記画像部 104 に、前記スルーホール 8a を通してソース電極 4 と接続されかつ容量部 105 に延びる透明電極 6 を ITO を用いて形成すると共に、同じ ITO を用いて、前記スルーホール 5a を通して前記第 1 の電極 10 と補助容量共通配線 24 とを接続する接続層 13 を形成する。

【0056】

(実施例 8)

図 16 および図 17 に示す実施例 8 の液晶表示装置は、容量部 105 において第 1 の電極 10 が、薄膜トランジスタ部 103 と容量部 105 を覆う上層絶縁膜 8 に形成されたスルーホール 8c を通して前記上層絶縁膜 8 の上に形成された透明電極 6 と接続され、第 2 の電極 25 が、透明電極 6 と分離して上層絶縁膜 8 上に、透明電極 6 と同じ ITO を用いて形成されている。そしてこの第 2 の電極 25 は、上層絶縁膜 8 およびゲート絶縁膜 5 を貫通して形成されたスルーホール 5a を通して、アドレス配線 11 に形成された第 3 の電極 20 に接続されている。この第 3 の電極 20 は、ゲート絶縁膜 5 を介して前記第 1 の電極 10 と対向する位置に形成されている。

【0057】

実施例 8 の液晶表示装置は、アドレス配線 11 の一部である第 3 の電極 20 と第 1 の電極 10 とそれらの間に挟まれたゲート絶縁膜 5 とによって形成された第 1 の容量成分と、第 1 の電極 10 と第 2 の電極 25 とそれらの間に挟まれた上層絶縁膜 8 とにより形成された第 2 の容量成分とが並列に接続された形になっているので、画素領域の面積当たりの静電容量を大幅に増大させることができる。ま

た、同じ容量値ならば開口率を向上させることができる。しかもこの構成によれば、TFTアレイ基板の表面には金属電極が露出せず、ポリイミド塗布や配向処理を含む後工程で障害を起こすことがない。

【0058】

実施例8の液晶表示装置は、順次図18～図22に示す方法により製造することができる。

先ず図18に示すように、絶縁性基板101上の各薄膜トランジスタ部103にゲート11aを延在しかつ各容量部105に第3の電極20を延在する複数のアドレス配線11を並列して形成する。

次に図19に示すように、この上にゲート絶縁膜5を形成し、次いでこのゲート絶縁膜5の上に薄膜トランジスタ部のチャネル層7とコンタクト層2を形成する。

次に図20に示すように、ゲート絶縁膜5の上に前記アドレス配線11、11…と交差するように複数のデータ配線12、12…をCr金属膜を用いて形成すると共に、前記それぞれの画素領域において、前記チャネル層7の上のコンタクト層2に、前記データ配線12から延びるドレイン電極3と、このドレイン電極3に対向するソース電極4とを形成する。またこれと同時に、容量部105においては、前記データ配線12と同じCr金属膜を用いて第1の電極10を形成する。

次に図21に示すように、前記薄膜トランジスタ部103と画像部104と容量部105とを覆う上層絶縁膜8を形成し、次に薄膜トランジスタ部103においてはこの上層絶縁膜8に、前記ソース電極4に達するスルーホール8aと、容量部105においては第1の電極10に達するスルーホール8cと、上層絶縁膜8とゲート絶縁膜5とを貫通して前記第3の電極20に達するスルーホール5aとを形成する。

次に図22に示すように、上層絶縁膜8の上に画像部104を覆ってITOからなる透明電極6を形成する。この透明電極6は、薄膜トランジスタ部103側に延びて前記スルーホール8aを通してソース電極4に接続され、また容量部105側に延びて前記スルーホール8cを通して第1の電極10と接続される。ま

た上層絶縁膜 8 の上には、透明電極 6 と隔離して、同じ ITO を用いて、前記スルーホール 5 a を通して第 3 の電極 20 に接続されるように第 2 の電極 25 を形成する。

【0059】

(実施例 9)

実施例 9 は本発明の請求項 4 に対応する液晶表示装置であって、図 23 (a) (b) に示すように、この容量部 105 において第 1 の電極 10 は、データ配線 12 と同じ Cr 金属膜からなる接続層 14 と一体にゲート絶縁膜 5 上に形成され、この接続層 14 によって、ゲート絶縁膜 5 を貫通してアドレス配線 11 に接続されている。

【0060】

この実施例 9 を実施例 1 と比較すると、接続層 14 の上には上層絶縁膜 8 が形成されているので、接続層 14 の上部が透明電極 6 と短絡する惧れがない。また ITO より Cr 金属の方が導電性がよいので、接続層を ITO で形成する実施例 1 のスルーホール 5 a に比べてスルーホール 5 b を小面積にすることができ、その分、電極面積を拡大することができ、容量部 105 の面積当たりの静電容量を増大することができる。従ってアドレス配線 11 の幅内に容量部 105 を収容できるようになり、開口率を増大することができる。

【0061】

この実施例の液晶表示装置は、図 24 ～図 29 に示すステップにより製造することができる。

先ず図 24 に示すように、ガラス製の絶縁性基板 101 の上に複数のアドレス配線 11 を並列して形成する。各アドレス配線 11 はそれぞれ画素領域の薄膜トランジスタ部 103 にゲート 11 a が延在するようにパターンニングされている。

次に図 25 に示すように、前記アドレス配線 11 が形成された絶縁性基板 101 の上に全面にゲート絶縁膜 5 を形成し、更に薄膜トランジスタ部 103 において、ゲート絶縁膜 5 の上に、前記ゲート 11 a と対向する薄膜トランジスタのチャネル層 2 およびコンタクト層 7 を形成する。

次に図 26 に示すように、容量部 105 においてゲート絶縁膜 5 に、アドレス

配線 11 に達するスルーホール 5b を形成する。

次に図 27 に示すように、ゲート絶縁膜 5 の上に前記アドレス配線 11, 11 … と交差するように複数のデータ配線 12, 12 … を Cr 金属膜を用いて形成すると共に、前記それぞれの画素領域において、前記チャネル層 2 の上のコンタクト層 7 に、前記データ配線 12 から延びるドレイン電極 3 と、このドレイン電極 3 に対向するソース電極 4 とを形成する。またこれと同時に、容量部 105 においては、前記データ配線 12 と同じ Cr 金属膜を用いて第 1 の電極 10 を形成し、この第 1 の電極 10 と一体に、ゲート絶縁膜 5 のスルーホール 5b を通して接続層 14 を形成し、この接続層 14 をアドレス配線 11 と接続する。

次に図 28 に示すように、前記薄膜トランジスタ部 103 と容量部 105 とを覆って上層絶縁膜 8 を形成し、次に薄膜トランジスタ部 103 においてこの上層絶縁膜 8 に、前記ソース電極 4 に達するスルーホール 8a を形成する。

【0062】

次に図 29 に示すように、上層絶縁膜 8 の上に ITO からなる透明電極 6 を形成する。この透明電極 6 は、薄膜トランジスタ部 103 側に延びて前記スルーホール 8a を通してソース電極 4 に接続され、また容量部 105 側に延びて前記第 1 の電極 10 と対向する第 2 の電極 25 を形成し、実施例 9 の TFT アレイ基板 100 を完成する。

【0063】

【発明の効果】

本発明の請求項 1 の液晶表示装置は、ゲート絶縁膜の上にデータ配線と同じ導電膜にて形成された第 1 の電極と、前記ゲート絶縁膜の上に形成された上層絶縁膜の上に透明電極と同じ透明導電膜にて形成された第 2 の電極と、前記上層絶縁膜とにより容量部が形成されたものであるもので、少なくとも容量部には金属膜が露出せず、後工程における不具合が防止される。また上層絶縁膜を選択することによって容易に大きい静電容量の容量部が得られ、画素領域の開口率を向上させることができる。

本発明の請求項 6 の液晶表示装置は、アドレス配線が画素領域において幅が一定であり、かつ容量部の全体が前記アドレス配線に重畳するように設けられてい

るので、実質的に容量部の全体がブラックマトリクス内に収容され、開口率を最大にすると共に、透過型液晶表示装置にあっては容量部によって光透過率が低下することもない。

本発明の請求項 7 の液晶表示装置は、薄膜トランジスタ部およびデータ配線の全部が上層絶縁膜または透明導電膜で覆われているので、TFT アレイ基板の画像形成部の表面全体が上層絶縁膜または透明導電膜で覆われ、ポリイミド塗布、配向処理を含む後工程や保管過程での種々の不具合が回避できる。

本発明の請求項 1 0 の液晶表示装置は、窒化ケイ素膜、酸化ケイ素膜、および金属酸化膜の少なくとも 1 種類からなるものであるので、薄膜トランジスタのパッシベーション膜などとして一般的に用いられている素材と工程によって大きい静電容量の容量部が得られる。

本発明の請求項 1 2 の液晶表示装置は、第 1 の電極とアドレス配線、または第 1 の電極と補助容量共通配線とが少なくとも 2 点で接続されているので、一方の接点に接続不良が生じたり、アドレス配線または補助容量共通配線に障害が発生しても導通が確保され、生産工程における歩留りと信頼性が向上する。また、アドレス配線または補助容量共通配線の配線抵抗を低減でき信号の遅延を防止することができる。

本発明の請求項 1 3 の液晶表示装置は、容量部が、アドレス配線の一部と第 1 の電極とで形成された第 1 の容量成分と、第 1 の電極と第 2 の電極とで形成された第 2 の容量成分との並列接続にて形成されているので、第 1 の電極の両面に静電容量を蓄積することができ、表面に金属膜を露出させることなく容量部における面積当たりの静電容量を大幅に増大させることができる。

【図面の簡単な説明】

【図 1】 本発明の一実施例における画素領域を示す平面図

【図 2】 図 1 の線 A - B で切った断面図

【図 3】 図 1 の実施例の一製造ステップを示す断面図

【図 4】 図 1 の実施例の一製造ステップを示す断面図

【図 5】 図 1 の実施例の一製造ステップを示す断面図

【図 6】 図 1 の実施例の一製造ステップを示す断面図

- 【図 7】 図 1 の実施例の一製造ステップを示す断面図
- 【図 8】 本発明の他の一実施例における画素領域を示す断面図
- 【図 9】 本発明の更に他の一実施例における画素領域を示す断面図
- 【図 1 0】 本発明の更に他の一実施例における画素領域の一部分を示す平面図
- 【図 1 1】 図 1 0 の線 C - C' で切った断面図
- 【図 1 2】 本発明の更に他の一実施例における画素領域の一部分を示す平面図
- 【図 1 3】 本発明の更に他の一実施例における画素領域の一部分を示す平面図
- 【図 1 4】 本発明の更に他の一実施例における画素領域を示す平面図
- 【図 1 5】 図 1 4 の線 D - E で切った断面図
- 【図 1 6】 本発明の更に他の一実施例における画素領域を示す平面図
- 【図 1 7】 図 1 6 の線 F - G で切った断面図
- 【図 1 8】 図 1 6 の実施例の一製造ステップを示す断面図
- 【図 1 9】 図 1 6 の実施例の一製造ステップを示す断面図
- 【図 2 0】 図 1 6 の実施例の一製造ステップを示す断面図
- 【図 2 1】 図 1 6 の実施例の一製造ステップを示す断面図
- 【図 2 2】 図 1 6 の実施例の一製造ステップを示す断面図
- 【図 2 3】 (a) は本発明の更に他の一実施例における画素領域の一部分を示す平面図、(b) はその線 H - H' で切った断面図
- 【図 2 4】 図 2 3 の実施例の一製造ステップを示す断面図
- 【図 2 5】 図 2 3 の実施例の一製造ステップを示す断面図
- 【図 2 6】 図 2 3 の実施例の一製造ステップを示す断面図
- 【図 2 7】 図 2 3 の実施例の一製造ステップを示す断面図
- 【図 2 8】 図 2 3 の実施例の一製造ステップを示す断面図
- 【図 2 9】 図 2 3 の実施例の一製造ステップを示す断面図
- 【図 3 0】 (a) は一従来例における画素領域を示す平面図、(b) はその線 I - I' で切った断面図

【図 3 1】 他の一従来例における画素領域を示す断面図

【図 3 2】 更に他の一従来例における画素領域を示す平面図

【図 3 3】 図 3 2 の線 J－K で切った断面図

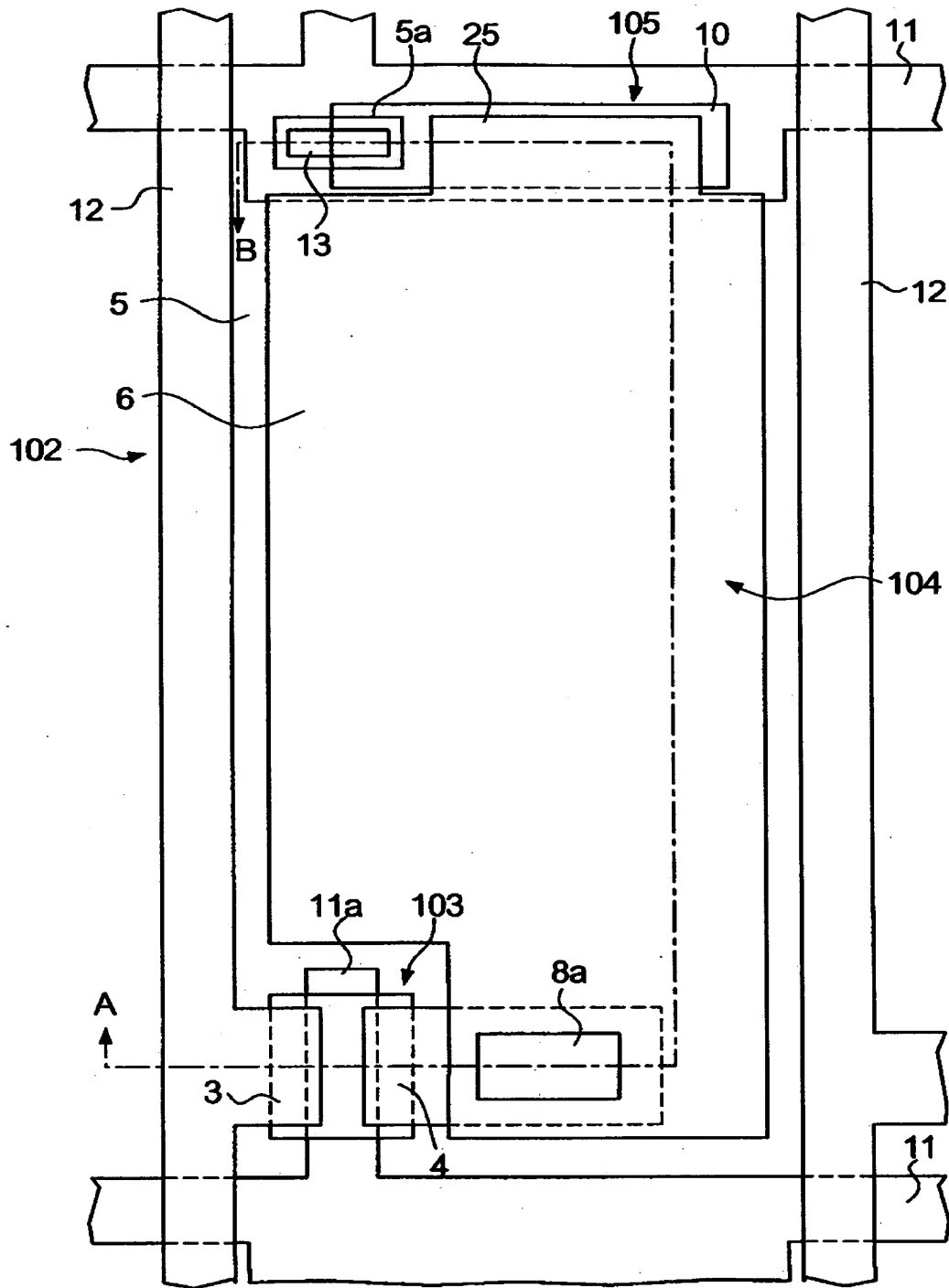
【図 3 4】 液晶表示装置の一例を示す等価回路図

【符号の説明】

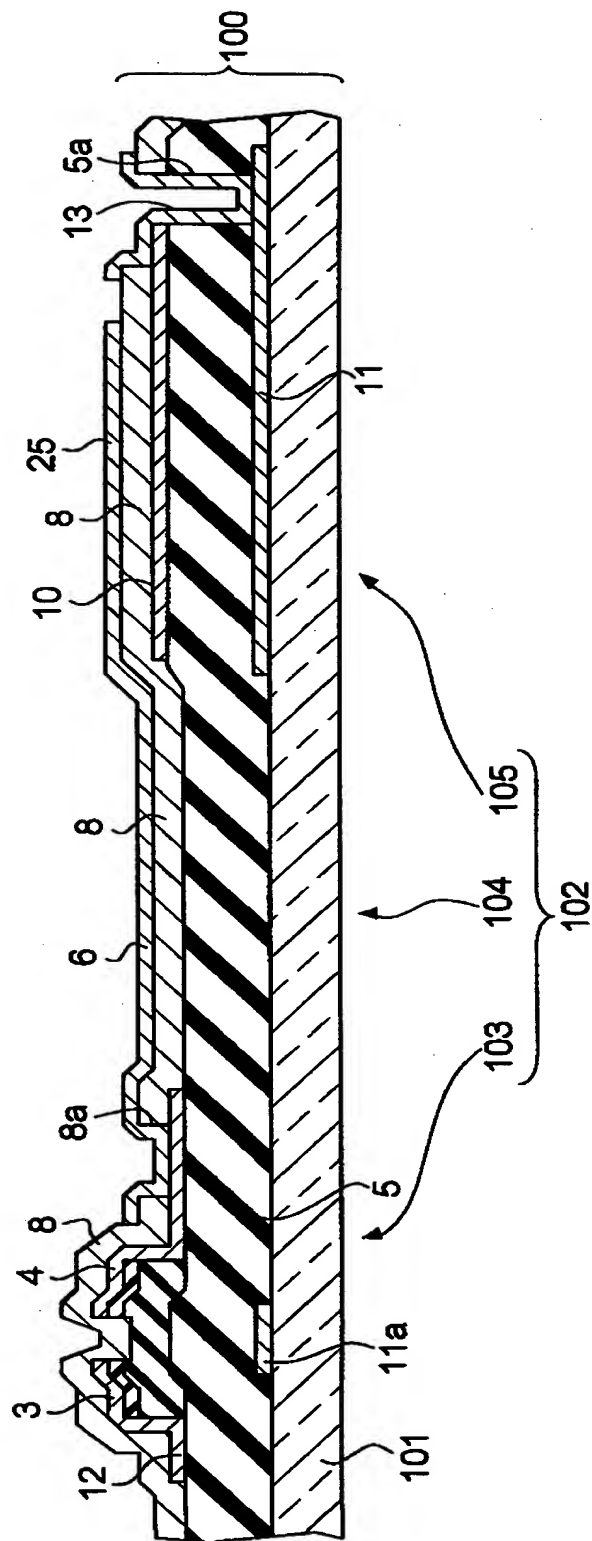
- 2 : チャネル層
- 3 : ドレイン電極
- 4 : ソース電極 4 a : リード部
- 5 : ゲート絶縁膜 5 a, 5 b : スルーホール
- 6 : 透明電極
- 7 : コンタクト層
- 8 : 上層絶縁膜 8 a, 8 c : スルーホール
- 1 0 : 第 1 の電極
- 1 1 : アドレス配線 1 1 a : ゲート
- 1 2 : データ配線
- 1 3, 1 3 A, 1 3 B : 接続層
- 1 4 : 接続層
- 2 0 : 第 3 の電極
- 2 4 : 補助容量共通配線
- 2 5 : 第 2 の電極
- 8 1 : 窒化ケイ素膜
- 8 2 : 酸化ケイ素膜
- 8 3 : 金属酸化膜
- 1 0 0 : T F T アレイ基板
- 1 0 1 : 絶縁性基板
- 1 0 2 : 画素領域
- 1 0 3 : 薄膜トランジスタ部
- 1 0 4 : 画像部
- 1 0 5 : 容量部

【書類名】 図面

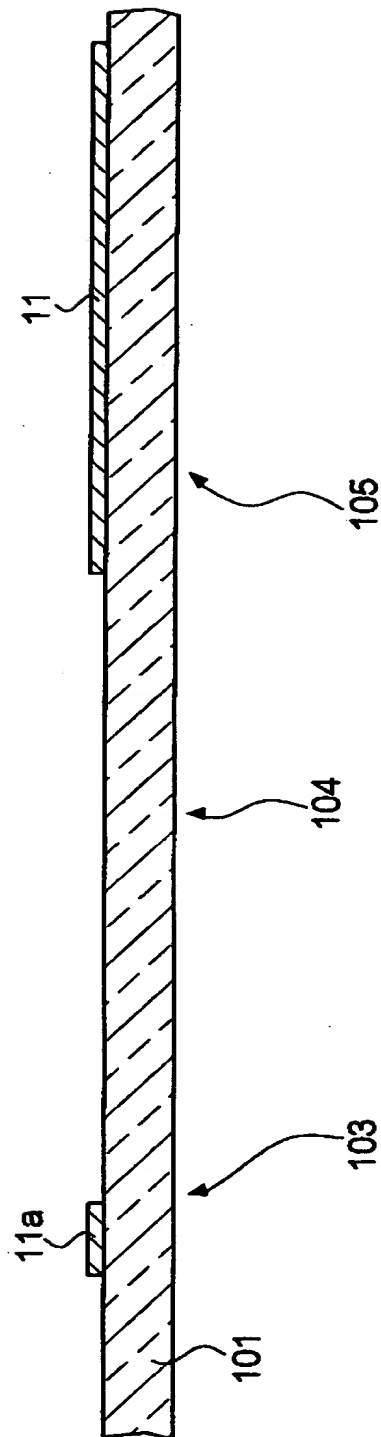
【図 1】



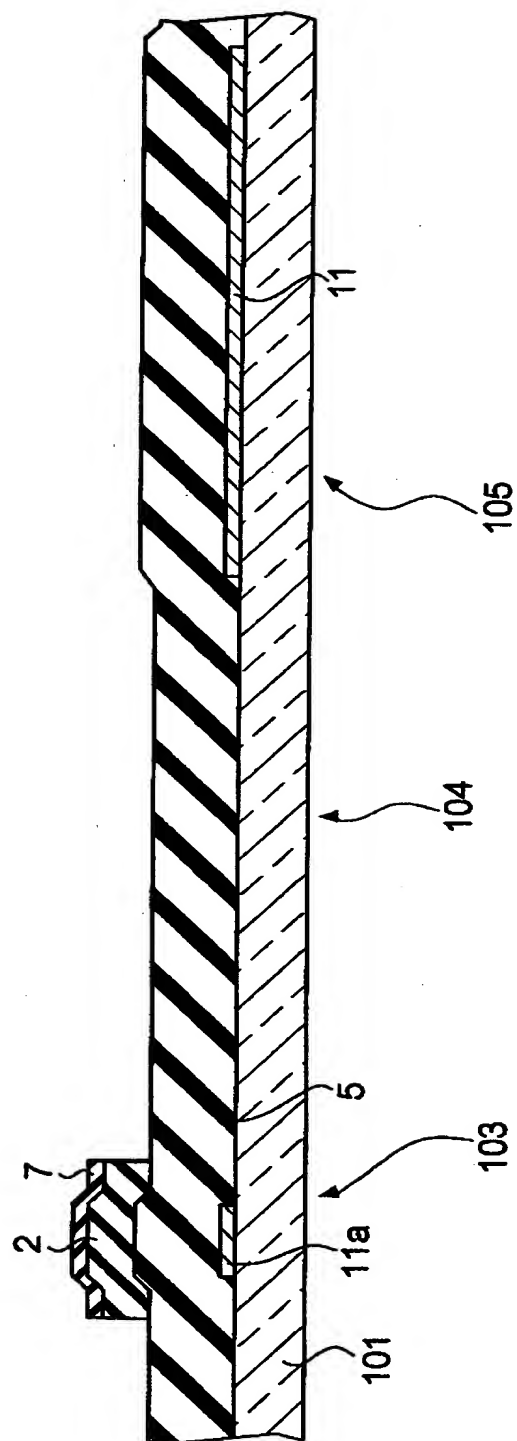
【図 2】



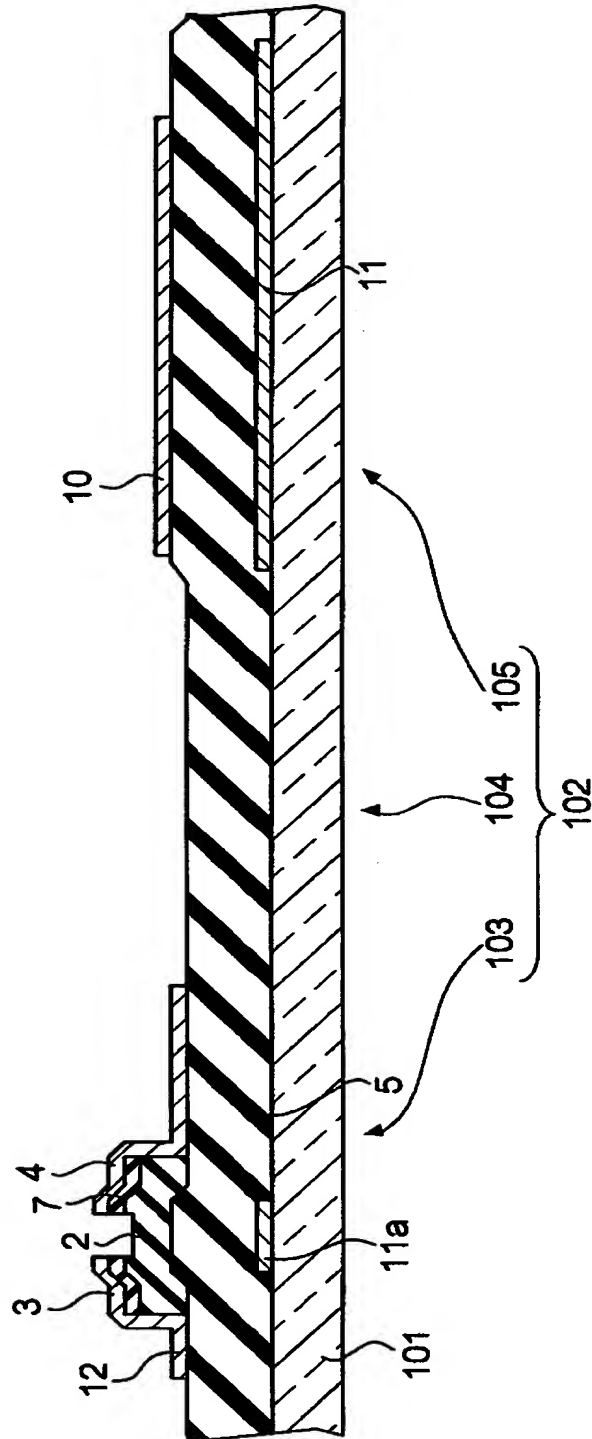
【図 3】



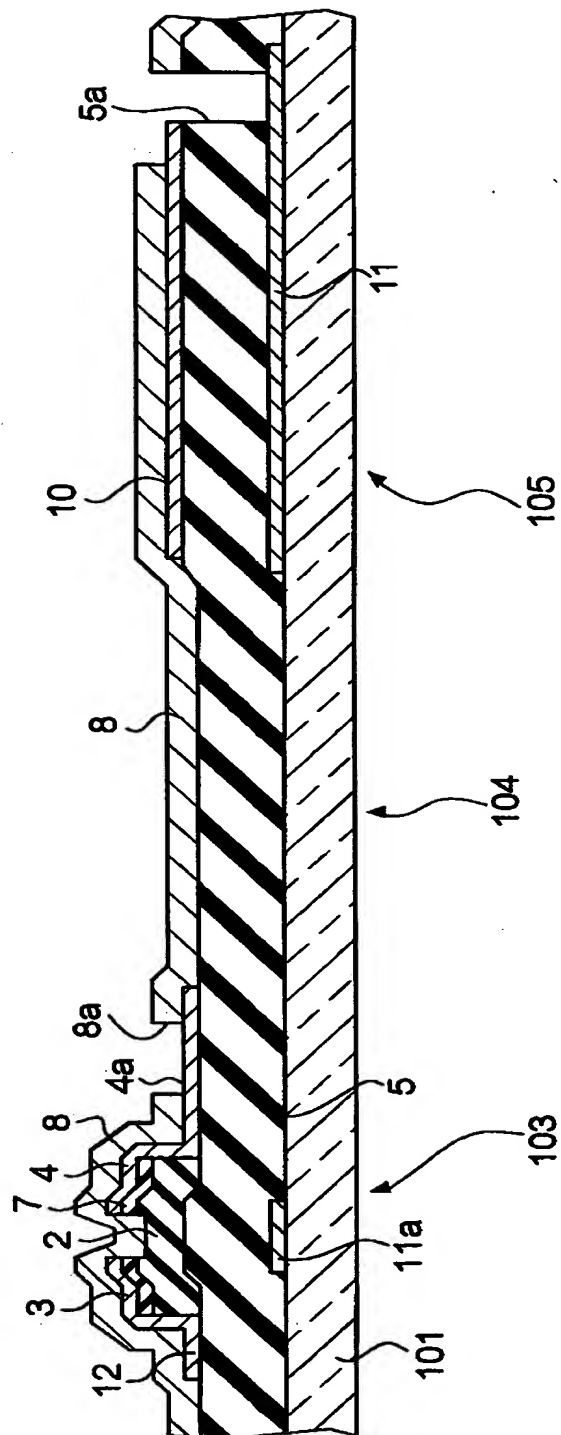
【図4】



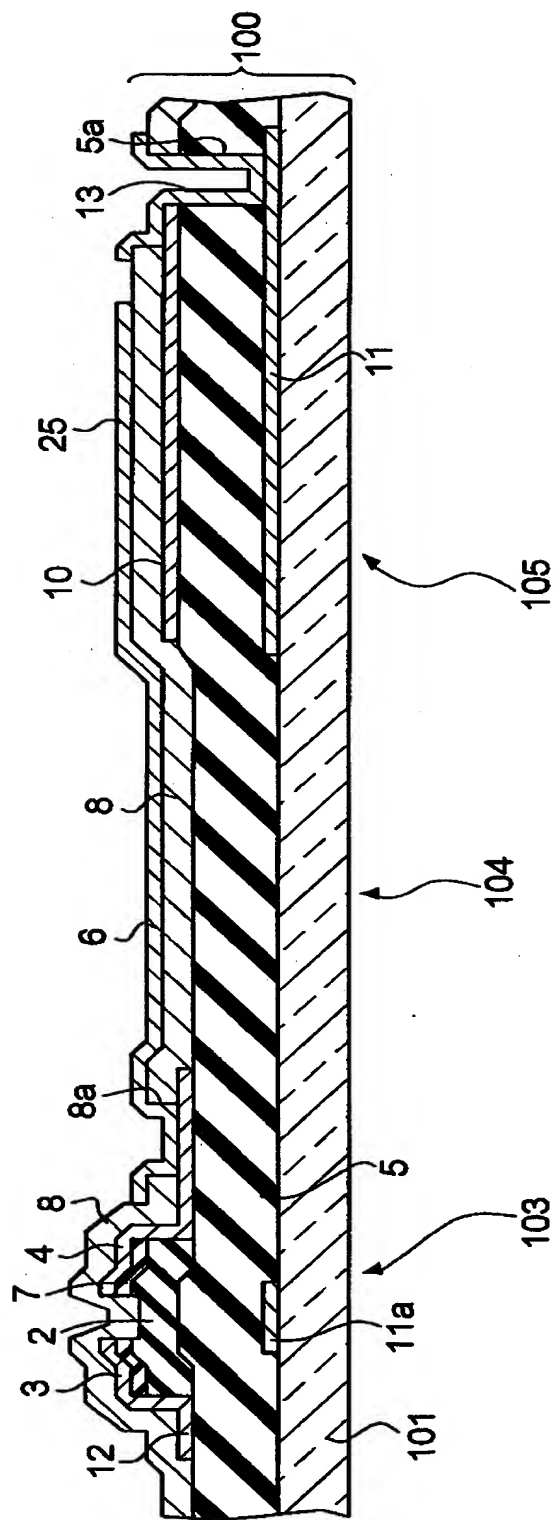
【図 5】



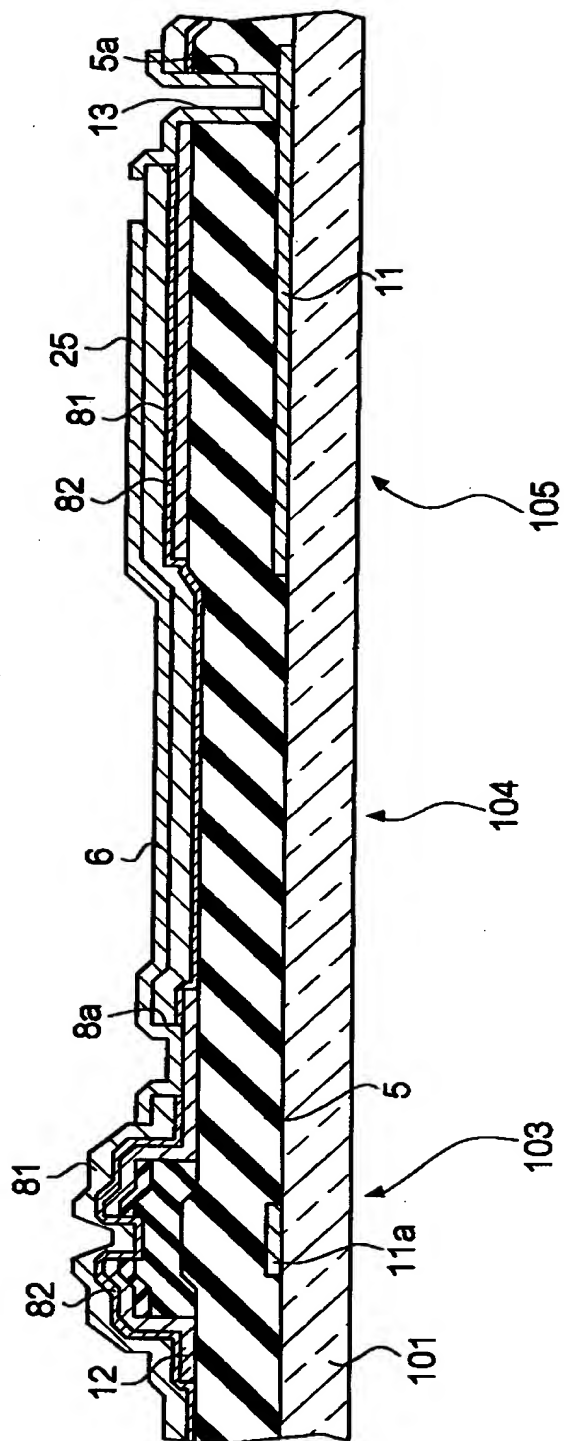
【図 6】



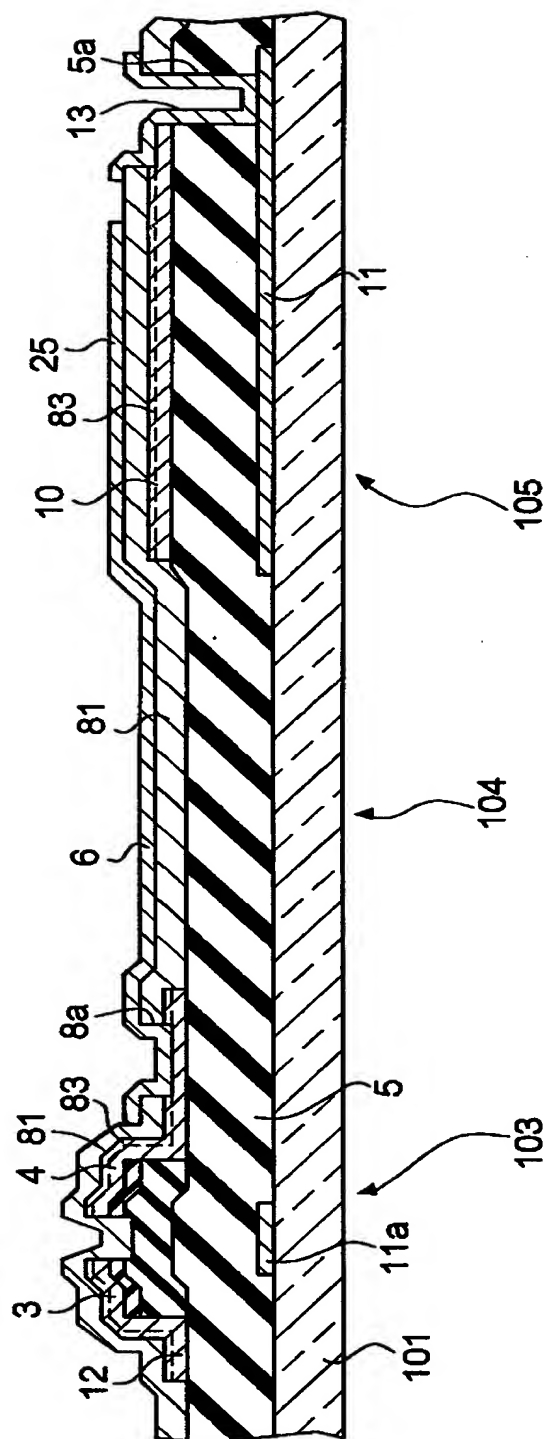
【図 7】



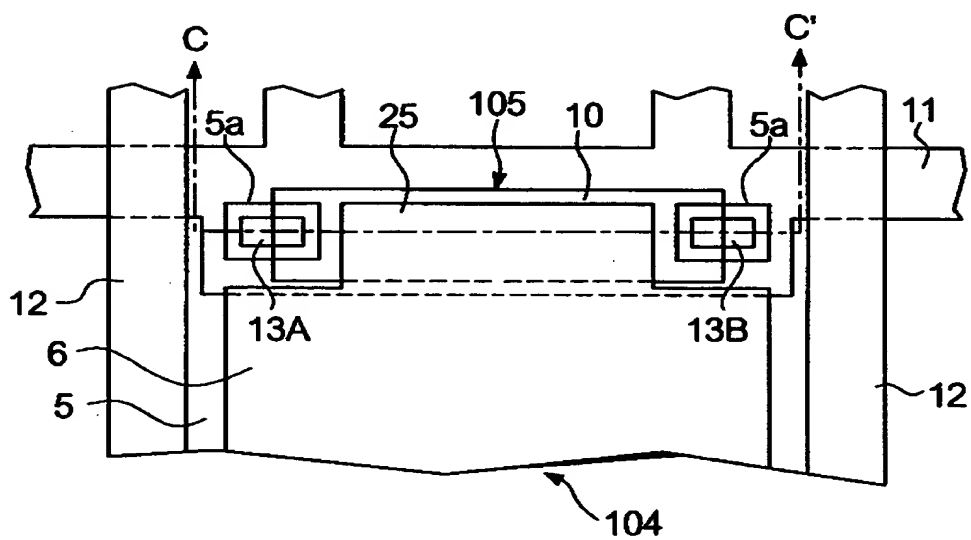
【図 8】



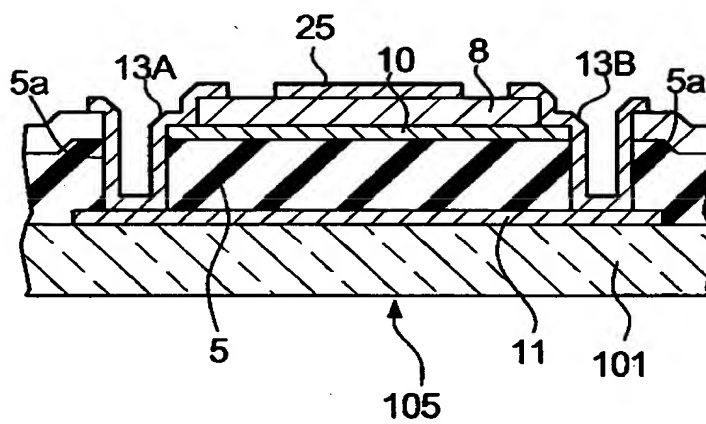
【図 9】



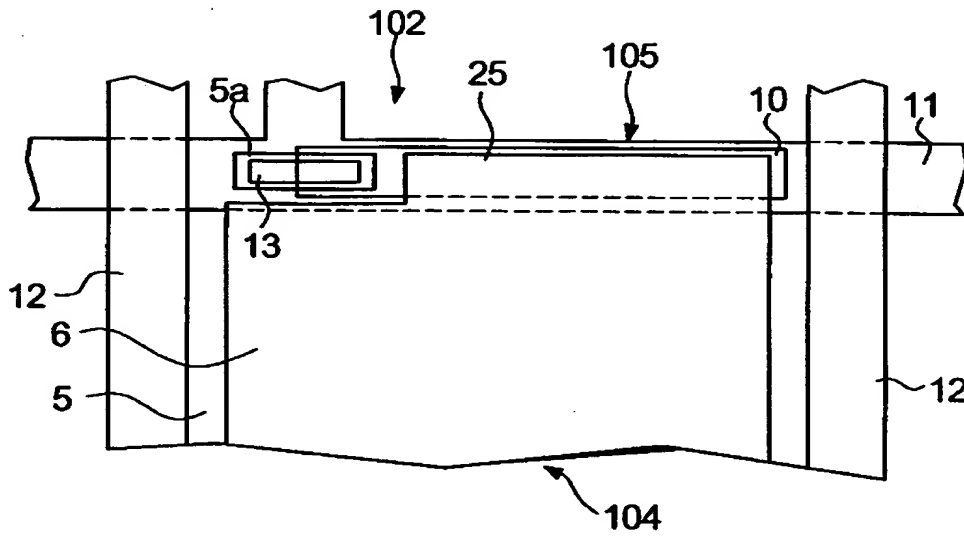
【図 10】



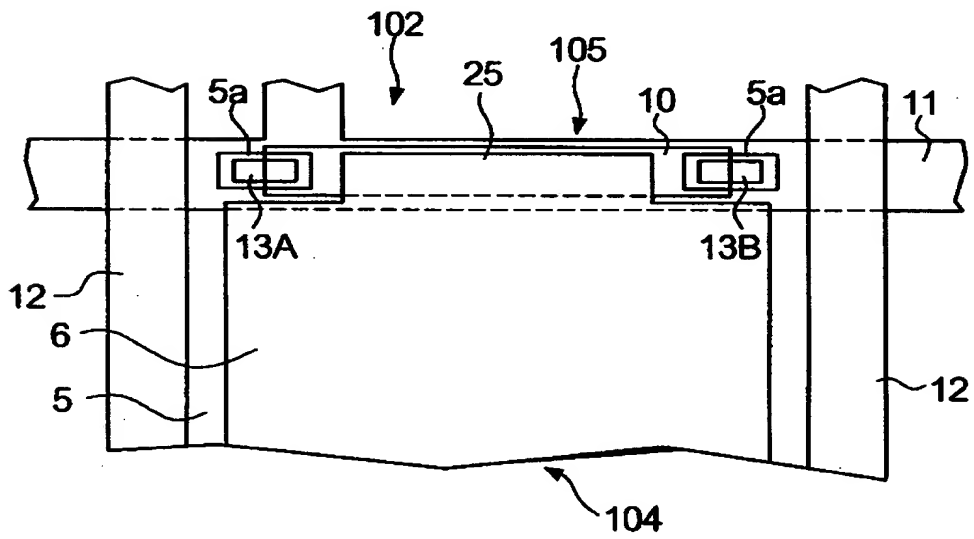
【図 1 1】



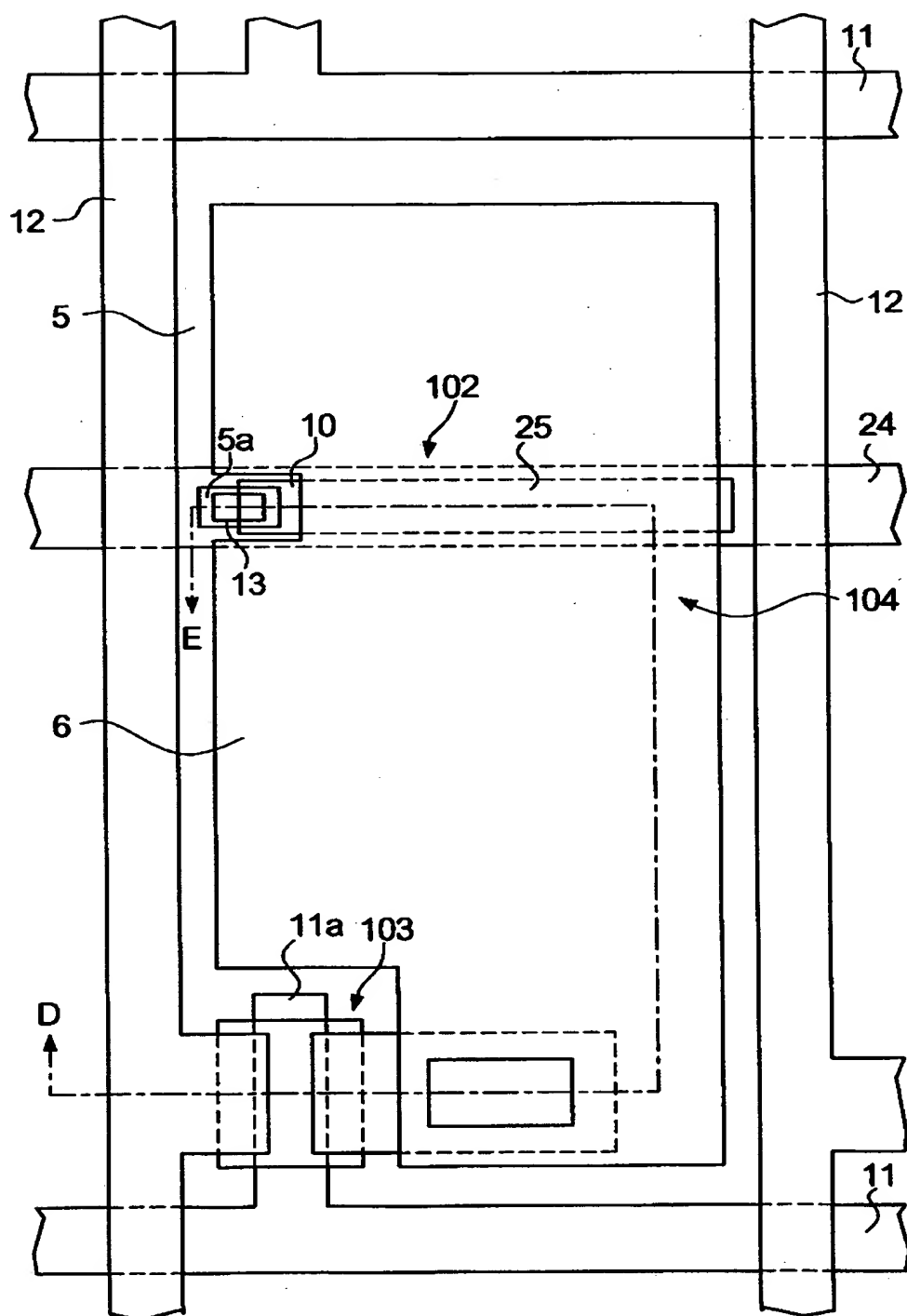
【図 12】



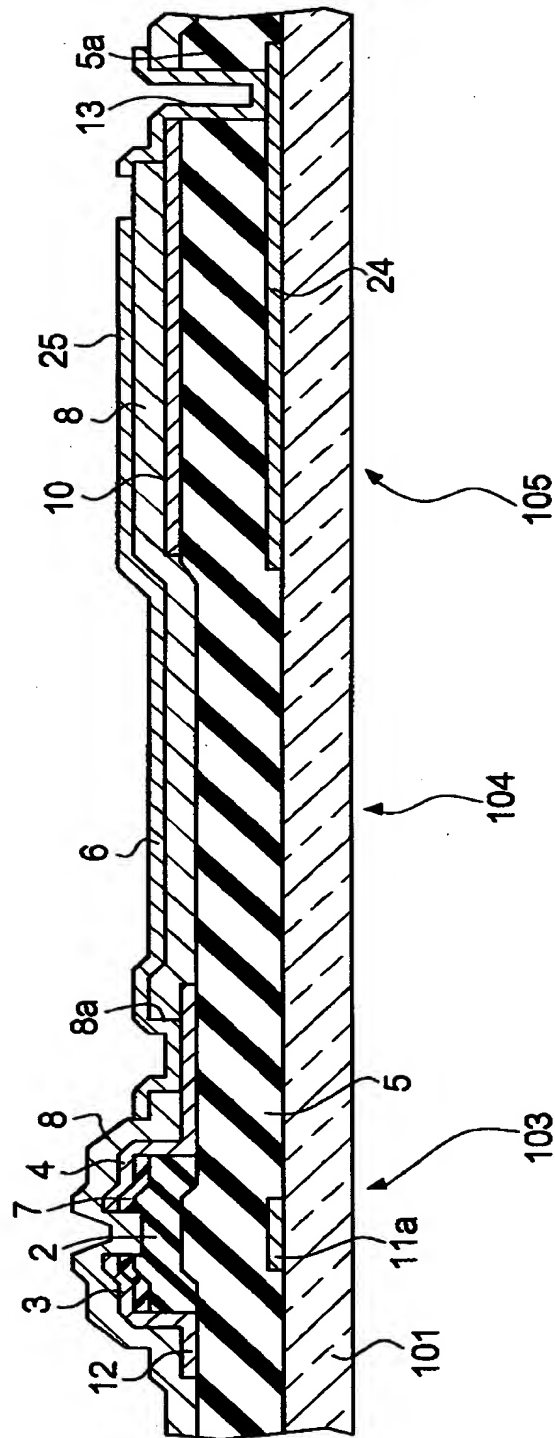
【図 13】



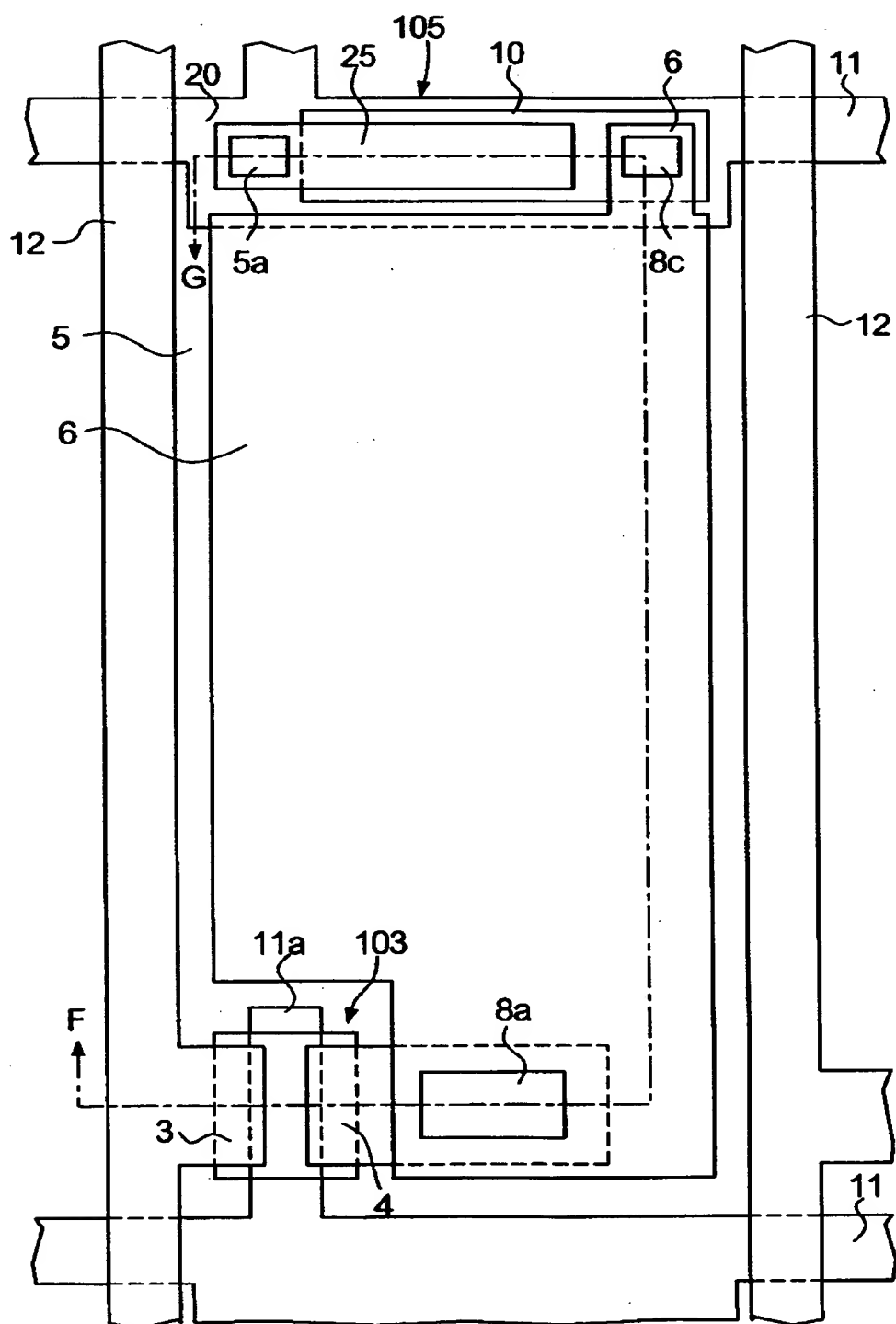
【図 14】



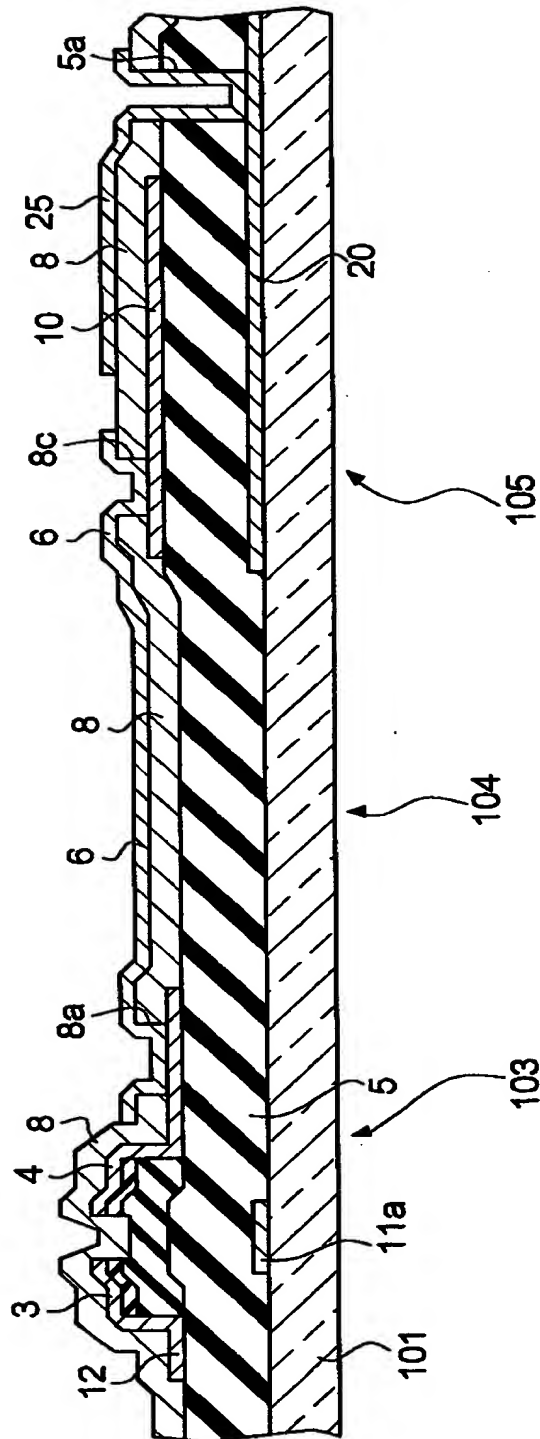
【図 15】



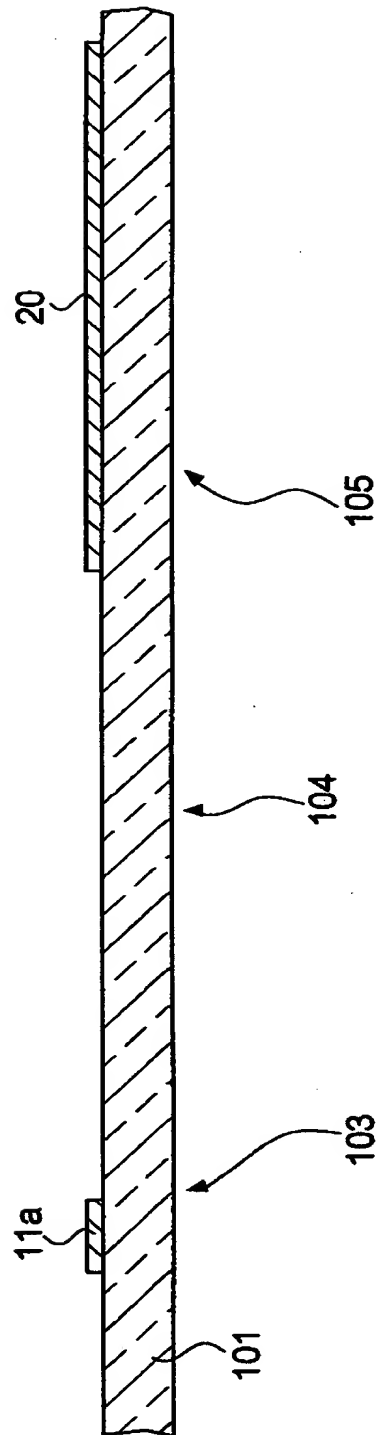
【图 16】



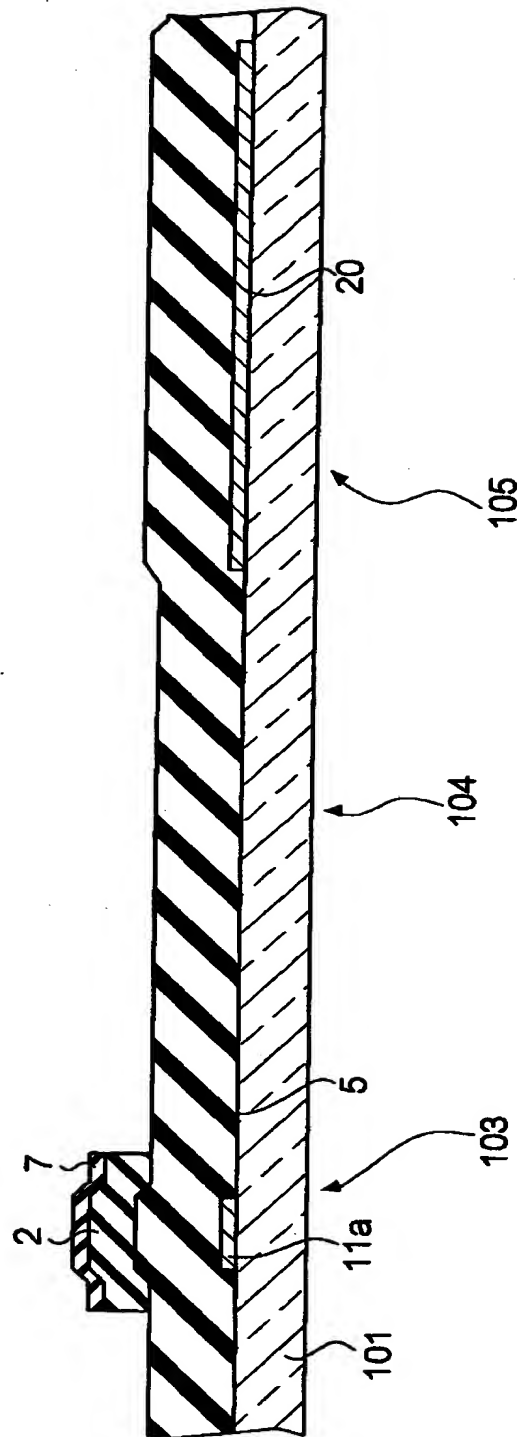
【図 1 7】



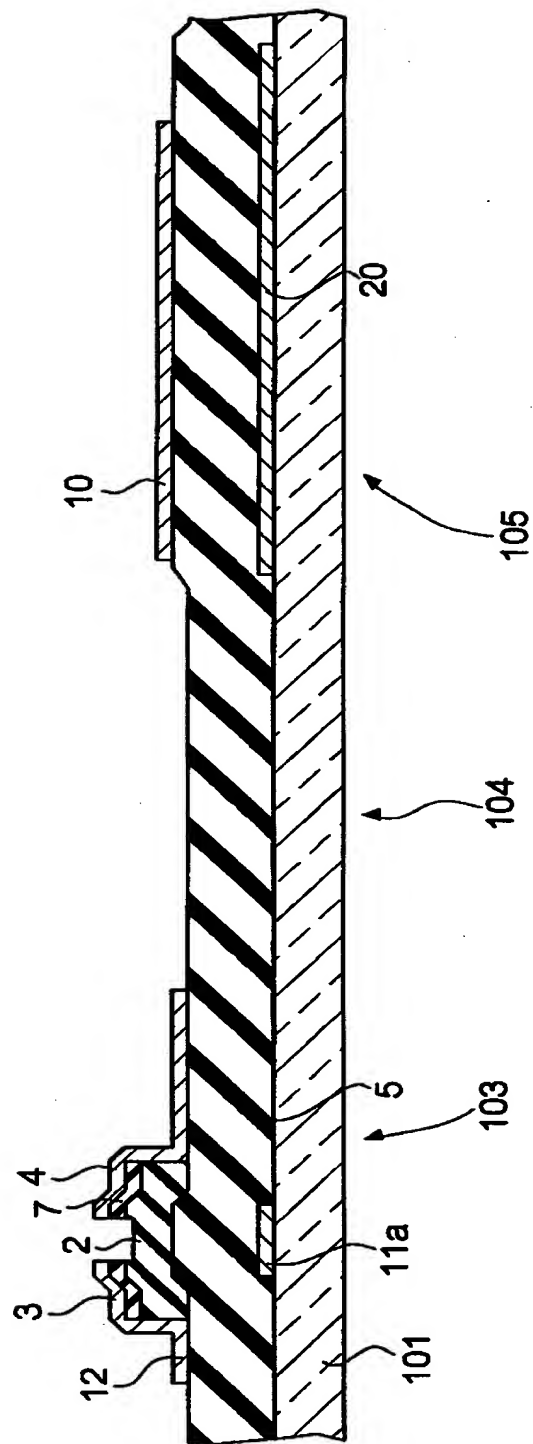
【図 1 8】



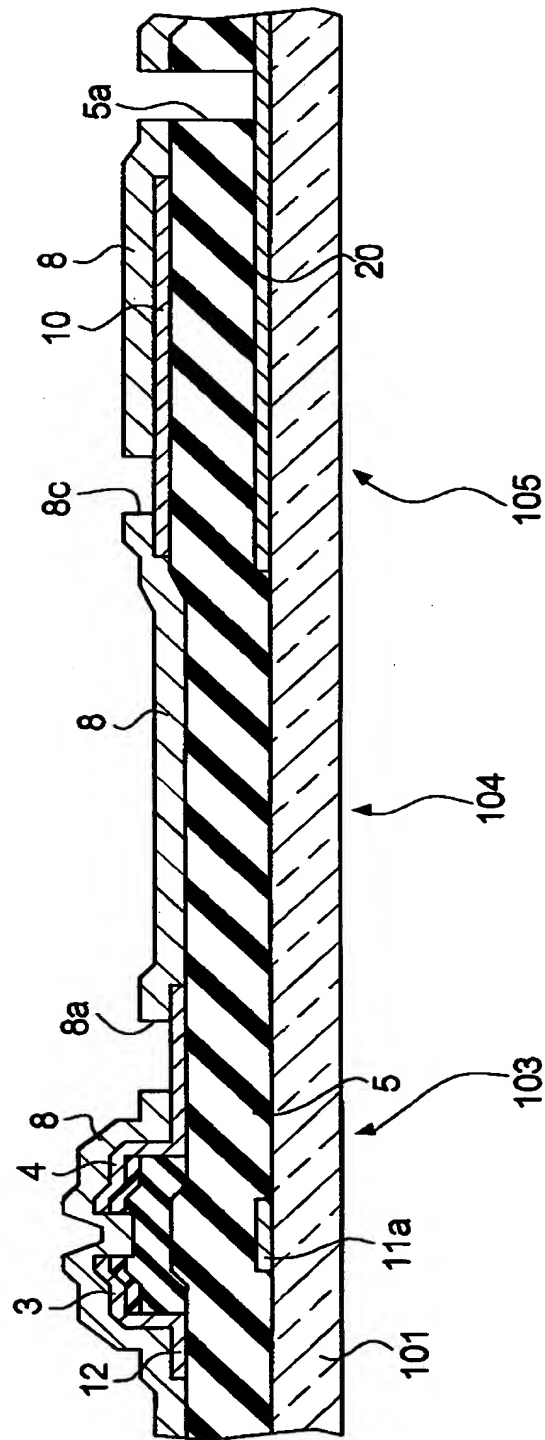
【図 19】



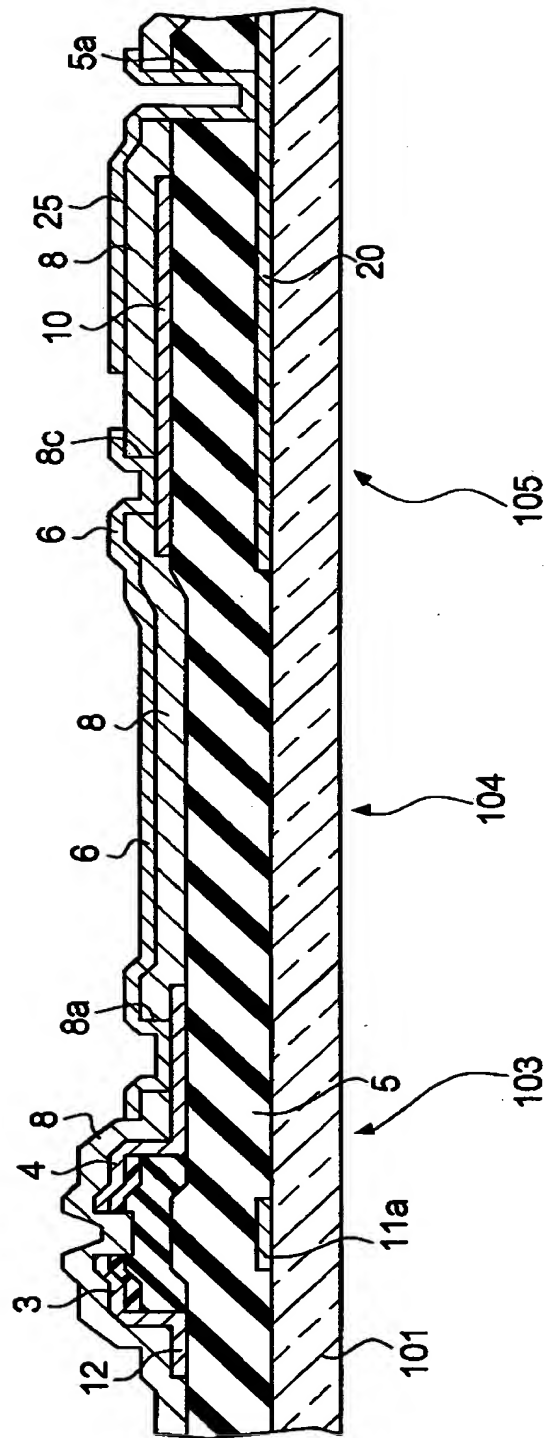
【図 20】



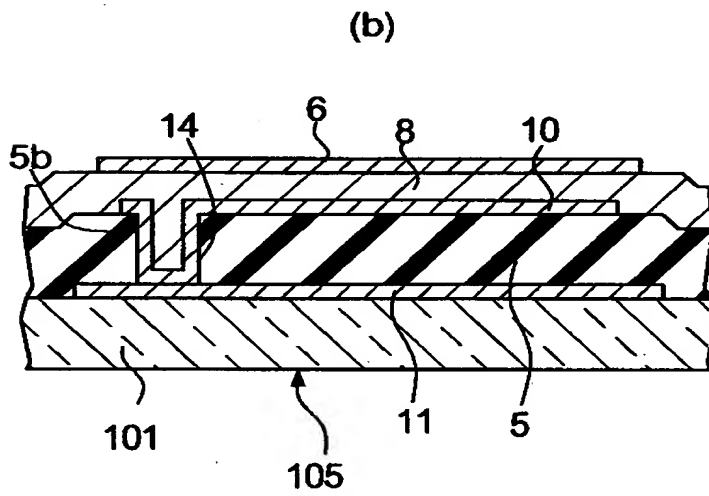
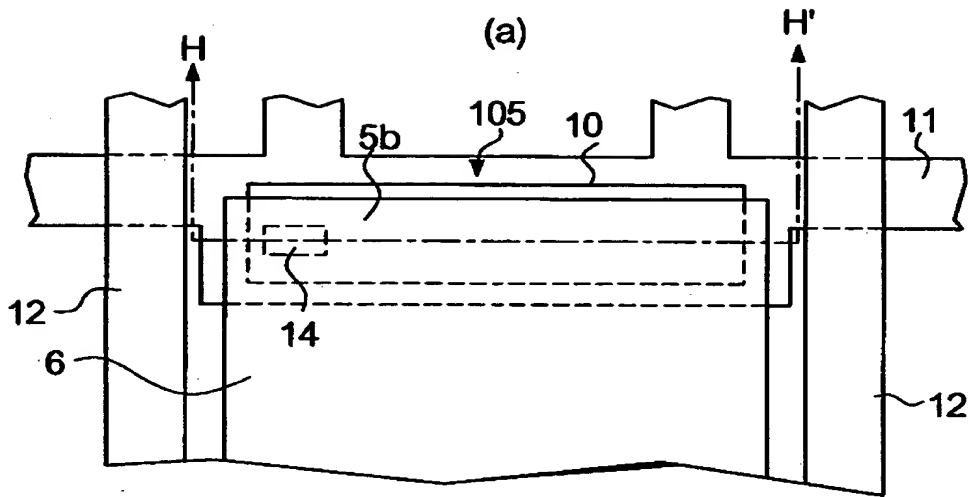
【図 21】



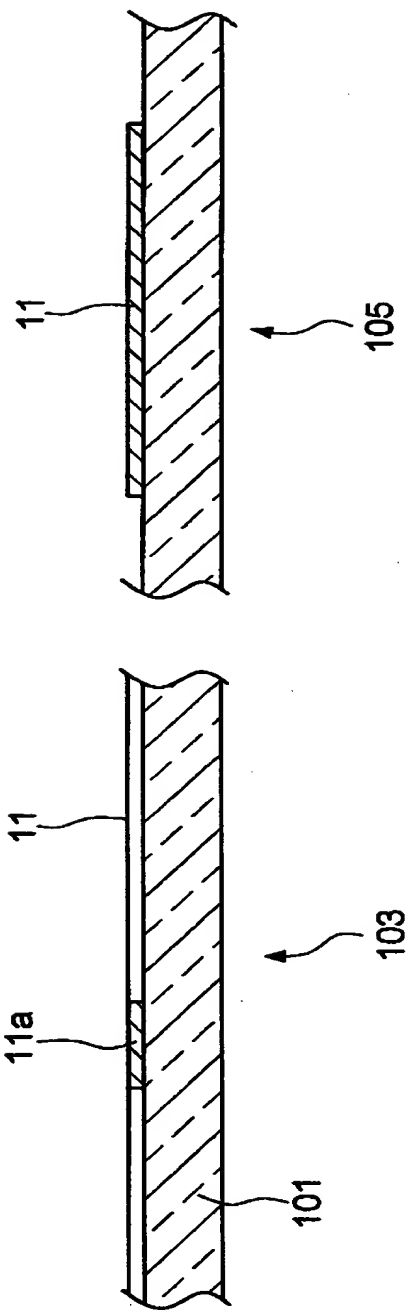
【図 2 2】



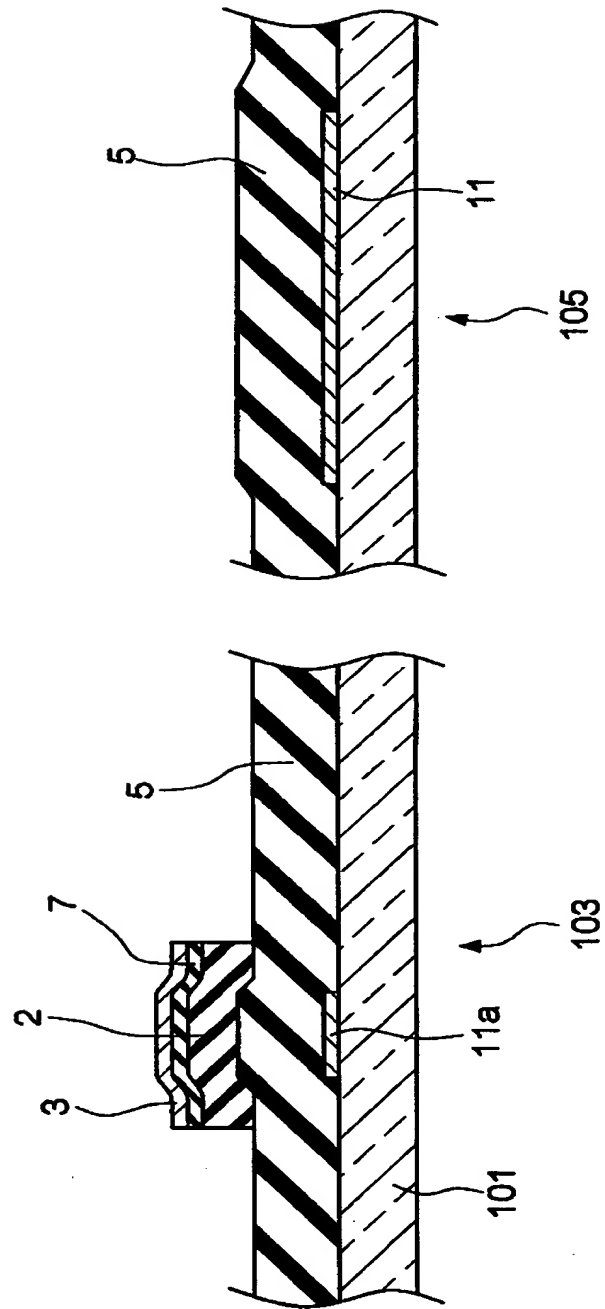
【図 2 3】



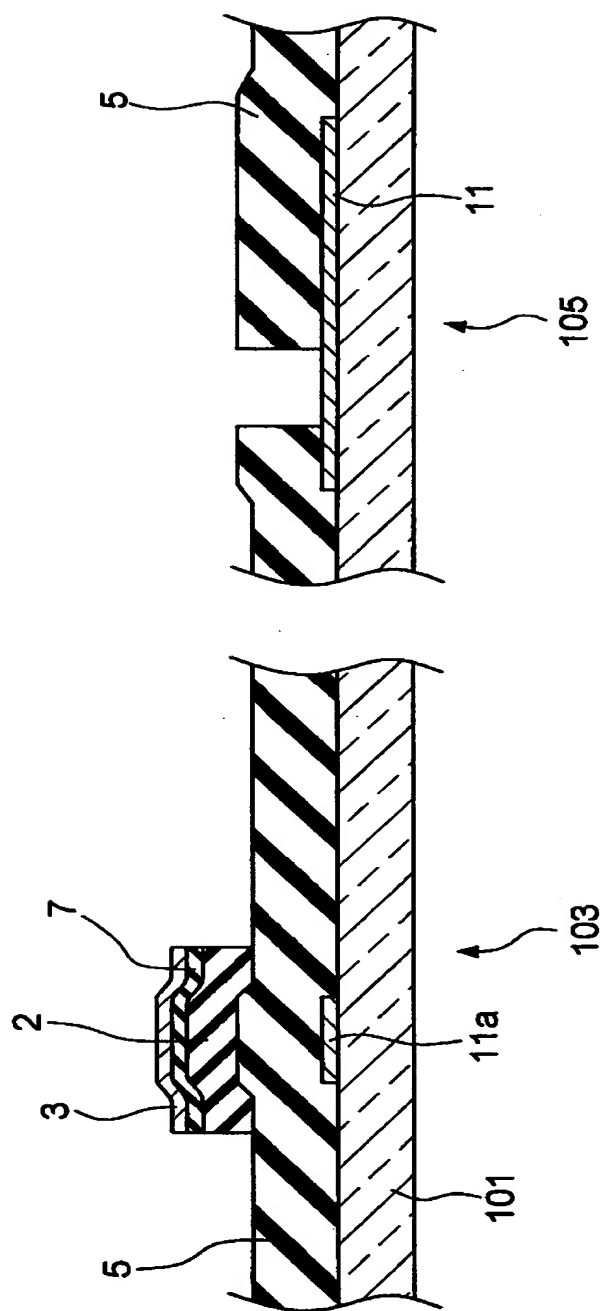
【図 2 4】



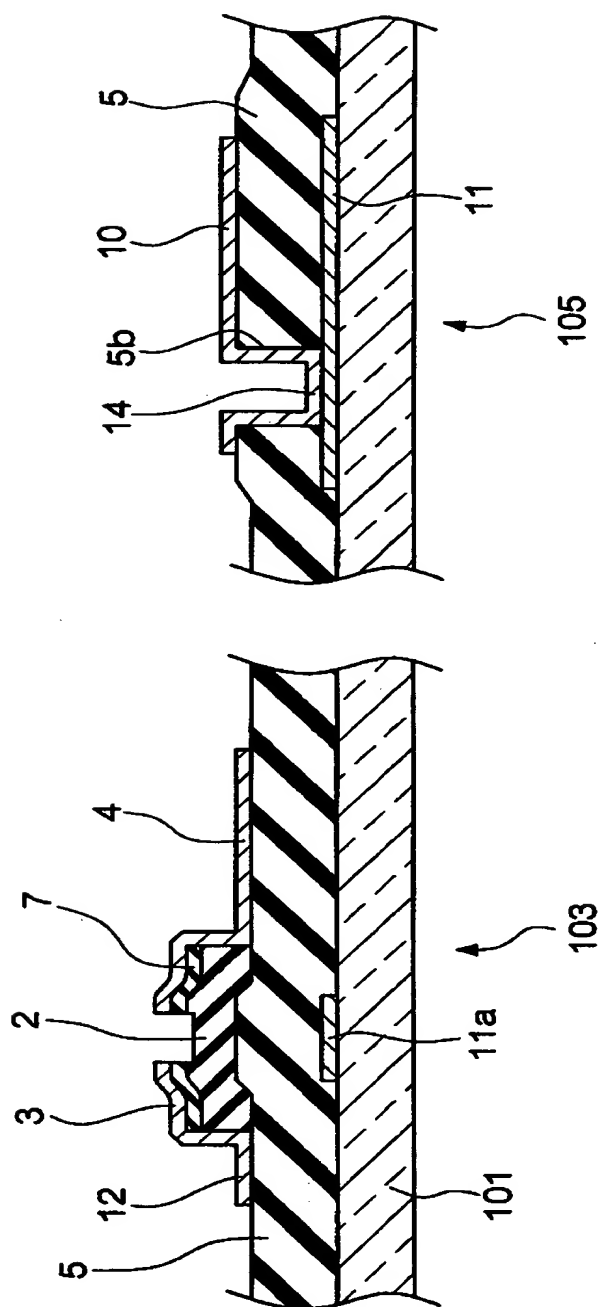
【図 25】



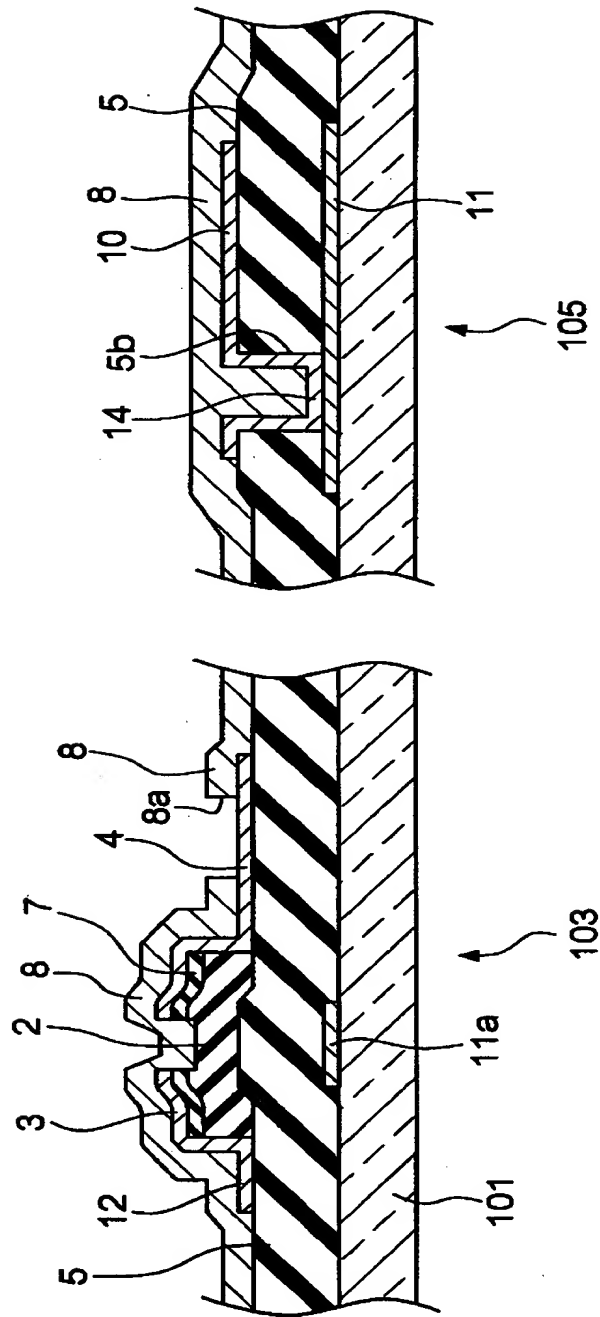
【図 2 6】



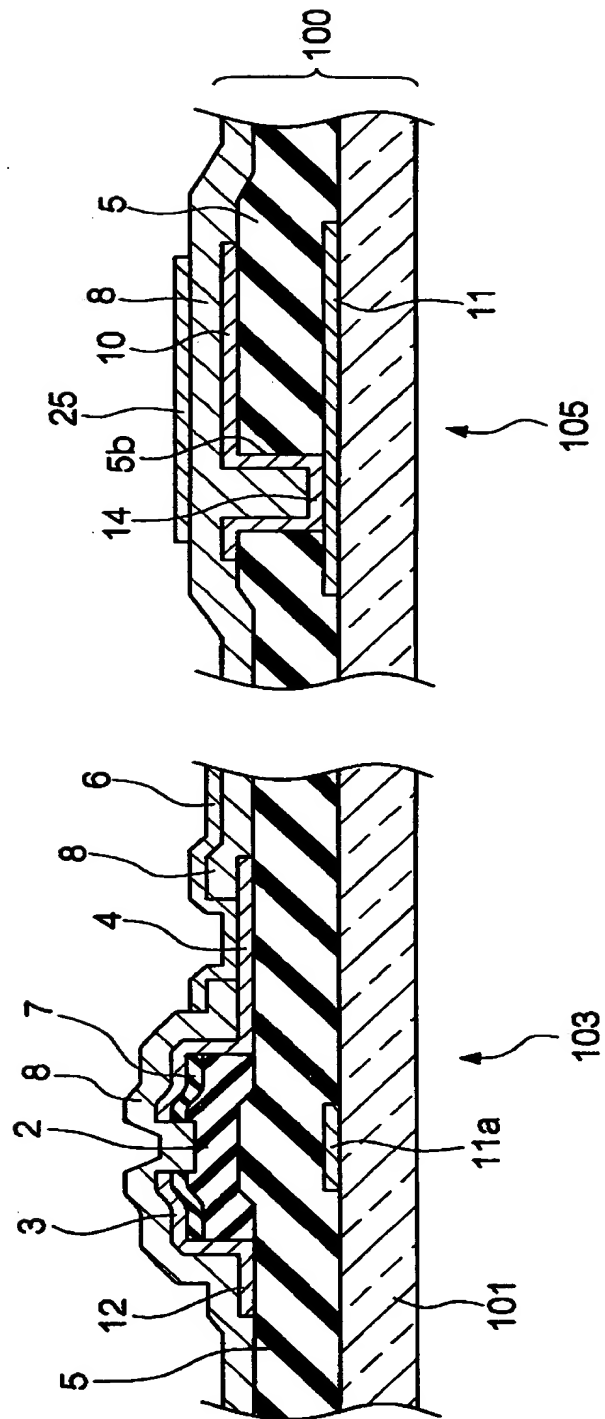
【図 2 7】



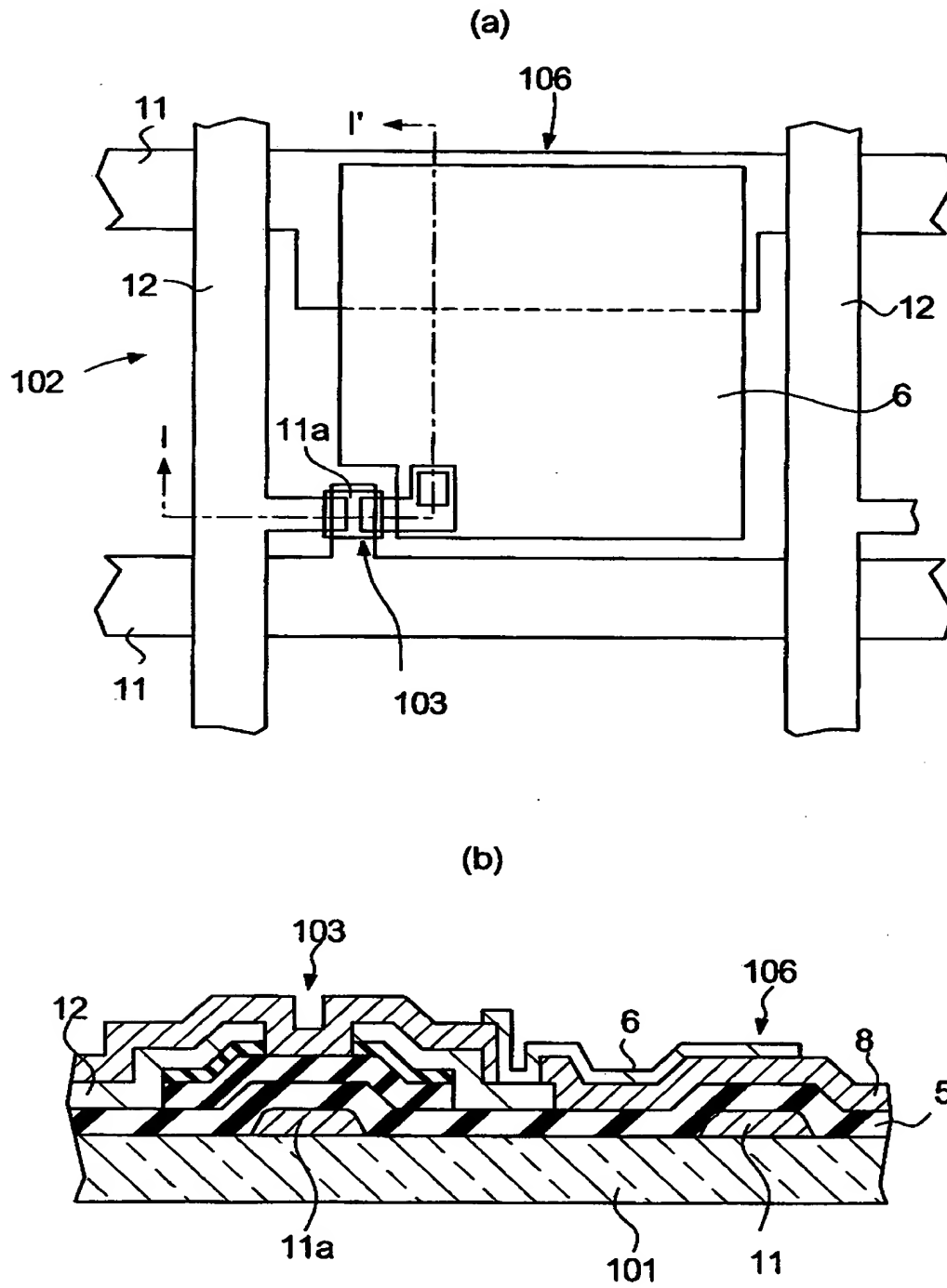
【図 2 8】



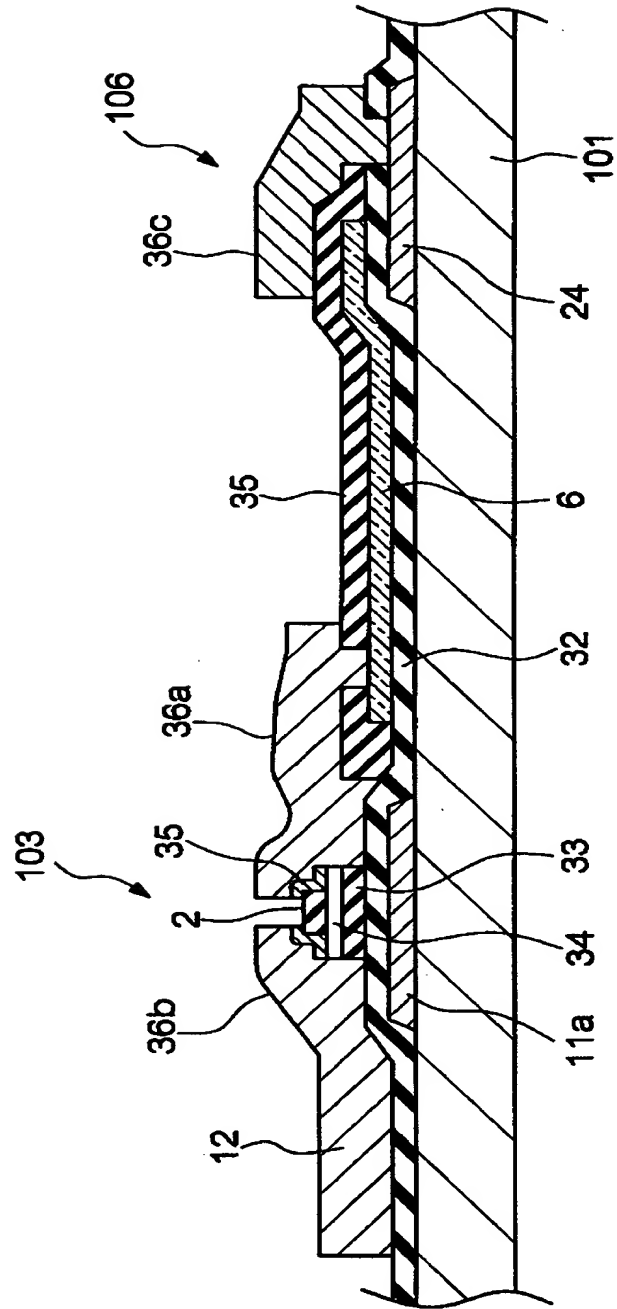
【図 29】



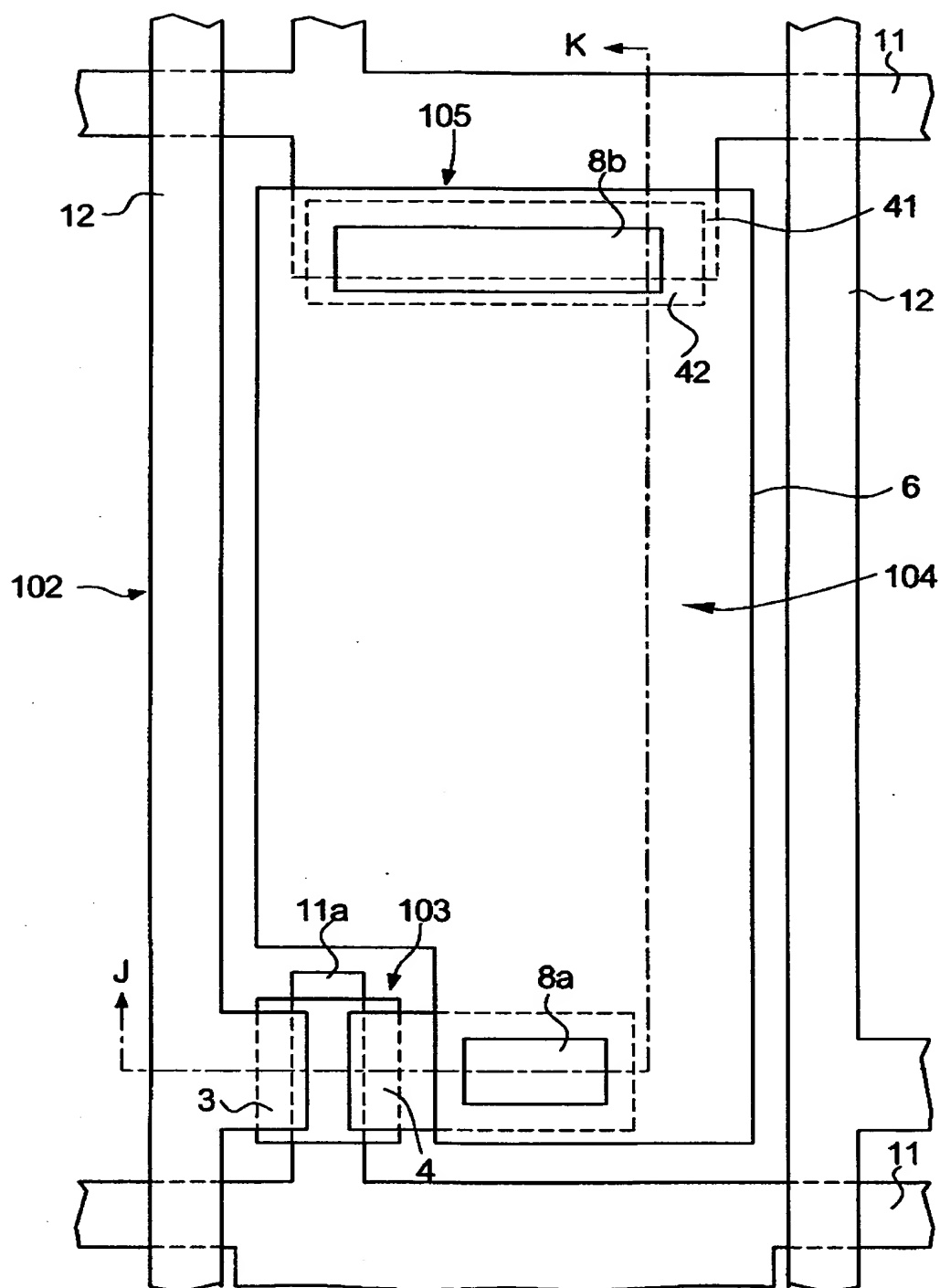
【図 30】



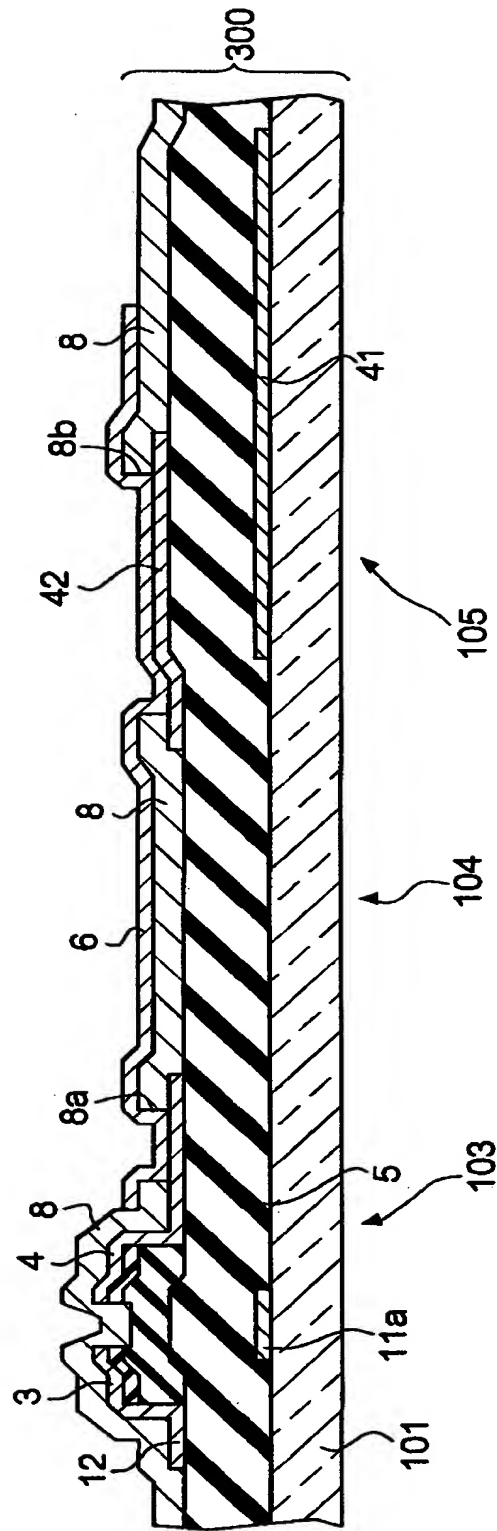
【図 3 1】



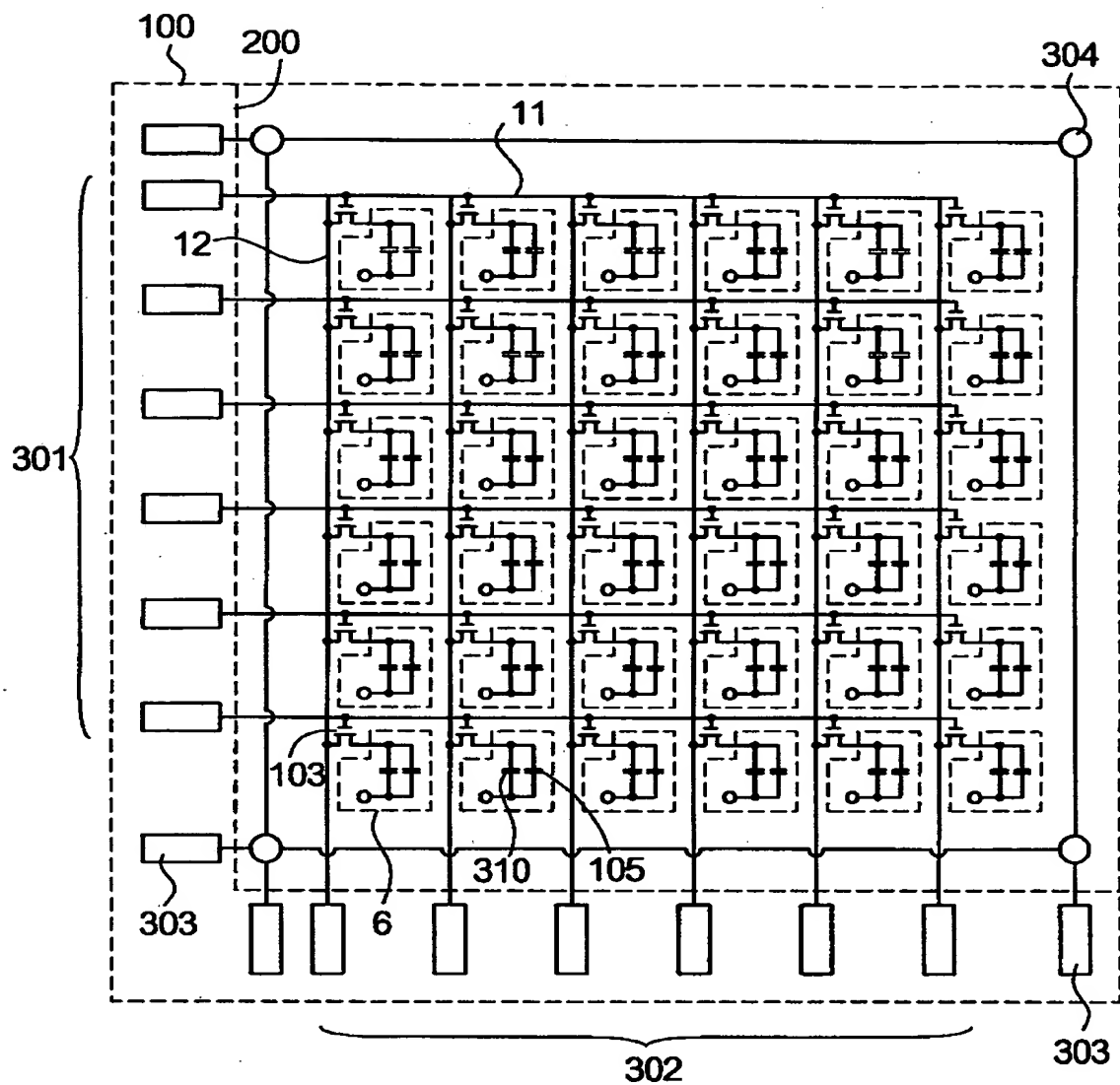
【図 3 2】



【図 3 3】



【図 3 4】



【書類名】 要約書

【要約】

【課題】 T F T アレイ基板の表面に金属膜を露出させずに大きい静電容量が得られ、生産時の歩留りを向上させると共に画像の安定性も向上させた液晶表示装置を得る。

【解決手段】 それぞれの画素領域 1 0 2 に配置されアドレス配線 1 1 に接続されたゲート 1 1 a によりゲート絶縁膜 5 の上に形成されたデータ配線 1 2 と透明電極 6 とを選択的に接続する薄膜トランジスタ部 1 0 3 を備えると共に、それぞれの画素領域 1 0 2 に、前記ゲート絶縁膜 5 の上に前記データ配線 1 2 と同じ導電膜にて形成された第 1 の電極 1 0 と、前記ゲート絶縁膜 5 の上に形成された上層絶縁膜 8 の上に透明電極 6 と同じ透明導電膜にて形成された第 2 の電極 2 5 と、前記上層絶縁膜 8 とにより容量部 1 0 5 を形成する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号

[000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社